

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-214063

(43)Date of publication of application : 11.08.1998

(51)Int.Cl. G09G 3/36
G02F 1/133

(21)Application number : 09-016935 (71)Applicant : HITACHI LTD
HITACHI DEVICE ENG CO LTD

(22)Date of filing : 30.01.1997 (72)Inventor : YOKOTA YOSHIKAZU
TANI KUNIIHIKO
SAKAMAKI GORO
YAMAMOTO KATSUHIKO
YONEOKA TAKU
HIGUCHI KAZUHISA
SUGIYAMA KIMIHIKO

(54) LIQUID CRYSTAL DISPLAY CONTROLLER AND LIQUID CRYSTAL DISPLAY
DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce the power consumption by setting an optimum driving voltage and an optimum driving bias condition in accordance with an LC driving duty.

SOLUTION: An LCD controller 2 is provided with the driving duty selecting register which is reloadable from a microcomputer 3 and a driving bias selecting register. When

a full surface display of an LCD panel 1 is to be switched to the display with a portion of the rows, the setting values of the driving duty selecting register and the driving bias selecting registers are changed by the microcomputer 3 and a display is selectively conducted for a portion of an LCD panel 1 with a low voltage and a low duty drive. To be more specific, in a common shift register 15, which outputs a selection level by time dividing for every line, selection information is successively shifted for the shift register only which conducts a display operation and no shift operation is conducted for the shift register corresponding to the non-display section of the screen.

LEGAL STATUS [Date of request for examination] 01.05.2003

[Date of sending the examiner's decision of rejection] 28.10.2003

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3572473

[Date of registration] 09.07.2004

[Number of appeal against examiner's decision of rejection] 2003-022776

[Date of requesting appeal against examiner's decision of rejection] 25.11.2003

[Date of extinction of right]

*** NOTICES ***

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.*** shows the word which can not be translated.

3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The display memory which memorizes the cord data corresponding to the character pattern which should be displayed, The character generator memory which stores two or more character patterns, The segment driver which forms and outputs the segment signal which controls lighting and the astigmatism LGT of a pixel according to the read pattern data, The common driver which forms and outputs the common signal which carries out the Rhine selection drive to time sharing, The timing generating circuit which can change the drive duty in the time-sharing drive by this common driver, It has the drive bias circuit which can change a liquid crystal drive bias ratio, and the booster circuit which generates liquid crystal driver voltage higher than the supply voltage of a system of operation. It is at the liquid crystal display control unit which drives the liquid crystal display panel which has the pixel which was equipped with two or more common electrodes and segment electrodes, and has been arranged in the shape of a dot matrix with the output signal of the above-mentioned segment driver and a common driver, and performs a character pattern display. A drive duty setting means by which the drive duty by the above-mentioned timing generating circuit can be set up, and a drive bias setting means by which the drive bias ratio in the above-mentioned drive bias circuit can be set up are established. The liquid crystal display control unit characterized by constituting from changing the set point of the above-mentioned drive duty setting means and a drive bias setting means possible [a display] by low duty and low-battery drive alternatively in some lines of the above-mentioned liquid crystal display panel.

[Claim 2] The liquid crystal display control unit according to claim 1 characterized by having a pressure-up scale-factor setting means by which the pressure-up output scale factor in the above-mentioned booster circuit can be changed into arbitration, and making it change the output scale factor of a booster circuit according to the drive duty of liquid crystal.

[Claim 3] The above-mentioned common driver is a liquid crystal display control unit according to claim 1 or 2 characterized by outputting the signal which carries out the alternating current drive of the liquid crystal on non-choosing level to Rhine of the display drawing surface part which does not display.

[Claim 4] The above-mentioned timing generating circuit is a liquid crystal display control device according to claim 1, 2, or 3 characterized by forming and outputting the timing signal which sets up and displays on a display screen center section the output location of the common driver which outputs selection level for every Rhine in the low duty drive below the output-signal total of the common driver which a liquid crystal display control device has.

[Claim 5] The information on each above-mentioned setting means is a liquid crystal display control unit according to claim 1, 2, 3, or 4 characterized by consisting of the exteriors possible [rewriting].

[Claim 6] The liquid crystal display characterized by coming to have the microprocessing unit which is connected with a liquid crystal display control device according to claim 1, 2, 3, 4, or 5 and this liquid crystal display control device, and sets up information over the writing and the above-mentioned setting means of an indicative data against the above-mentioned display memory, and the liquid crystal display panel driven with the above-mentioned liquid crystal display control device.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention is applied to a display-control technical pan at liquid crystal drive control, especially, concerning an effective technique, is used for the display-control circuit of the liquid crystal equipment for a dot-matrix mold character display, and relates to an effective technique.

[0002]

[Description of the Prior Art] Generally, the liquid crystal display consists of micro processing units (a microprocessor is called hereafter) which control the display action of a liquid crystal display panel, the semiconductor-integrated-circuit-ized liquid crystal display control device which drives this liquid crystal display panel, and the writing of an indicative data and said liquid crystal display control device.

[0003] The conventional liquid crystal display control unit having the character generator for generating the display pattern of a dot-matrix method The character generator ROM which stores indicative-data RAM (DDRAM) which stores a character code, and character patterns, such as a character font, (CGROM) The address counter which reads an indicative data from the above-mentioned indicative-data RAM according to the activation point of a liquid crystal display panel, It consisted of a liquid crystal drive circuit which forms the driving signal over the common electrode and segment electrode of a liquid crystal display panel, and drives liquid crystal, a timing generating circuit which forms the clock signal which gives display timing.

[0004] A microprocessor writes the character code corresponding to a character to display on a liquid crystal display panel in indicative-data RAM. An address counter

reads a character code from sequential indicative-data RAM according to the activation point of a liquid crystal display panel, accesses a character generator ROM to the read character code as a part of address, and reads a character pattern one by one. It is sent to the segment shift register in a liquid crystal drive circuit one by one as lighting / astigmatism LGT data of liquid crystal, when the data for one line are stored, all segment driver circuits output the driver voltage of lighting / astigmatism LGT level all at once, and the read character pattern drives a liquid crystal display panel.

[0005] In addition, since it consists of two or more Rhine perpendicularly, each character repeats the above-mentioned control for every display line by the number of Rhine of a character (it is eight lines when a character is a 5x8 dot configuration of every direction), and is performed. That is, lighting / astigmatism LGT control of one line of the above-mentioned display are performed at a time by time-division system. Therefore, a common driver carries out the sequential output of the driver voltage of the selection level of each Rhine in delivery and this shift register shifting to a common shift register the selection signal of one line generated from the timing control circuit for every line.

[0006]

[Problem(s) to be Solved by the Invention] Sometimes it is not necessary to await and to display all over a liquid crystal display panel, and the minimum displays, such as a calender, a clock display, and a mark, an icon that are further called a pictogram, should just be made in portable electronic devices, such as a portable telephone, a pager, etc. which carried the above liquid crystal displays. However, in liquid crystal displays, such as the conventional portable telephone, although it awaited and the display was sometimes reduced, liquid crystal drive duty was not changed. That is, since it was scanning also about the common electrode of the line which is not displayed, it awaited and there was a trouble that power consumption at the time could not fully be cut down.

[0007] For example, in the liquid crystal display control device which has 32 common drivers, sequential selection is made to the common driver to COM1 signal, or the common driver corresponding to COM32 signal, and 32 lines drives on a sequential selection target. Such a drive approach is considered as 1 / 32 duty drives. In this case, if it is the character font of 5x8-dot size, the character string for four lines can be displayed perpendicularly. If it performs the time-sharing drive for four lines when you do not need the complete display for four lines in such a liquid crystal display control unit, liquid crystal driver voltage and the consumed electric current are equivalent to the case where the complete display for four lines is performed.

[0008] Here, the complete display for four lines is not performed in the standby condition of a system, but only some display lines are driven alternatively, and if liquid crystal drive duty can be lowered and liquid crystal driver voltage can be reduced, the

power consumption of a liquid crystal drive control unit can be stopped. However, since the optimal drive bias ratio will also change if liquid crystal driver voltage is changed, on drive conditions as they are, good display contrast is no longer acquired. Moreover, when only liquid crystal drive duty was made low, the display position of a character font was fixed to the top line, and it became clear that there is a trouble that the balance of the appearance as a display worsens.

[0009] When performing such an adjustable duty display, the purpose of this invention is to offer the liquid crystal display technique in which it can drive by setting up easily the optimal driver voltage and optimal drive bias conditions, according to liquid crystal drive duty, while being able to reduce total power consumption by changing liquid crystal drive duty according to the operating state of a system in the electronic equipment carrying a liquid crystal display control device.

[0010] Other purposes of this invention are to offer the liquid crystal display technique in which the most legible display can be performed, according to the operating state of a system.

[0011]

[Means for Solving the Problem] It will be as follows if the outline of a typical thing is explained among invention indicated in this application.

[0012] That is, a drive duty selection register and a drive bias selection register rewritable from a microprocessor in a liquid crystal display control device are prepared in a liquid crystal display control device. When changing from the complete display of a liquid crystal display panel to the display of only some lines, a display is made to be performed by changing the set point of the above-mentioned drive duty selection register and a drive bias selection register by the microprocessor by a low battery and low duty drive alternatively on some liquid crystal display panels. A sequential shift is made to be carried out and it is made only for the shift register of the part which displays not to make a shift action, as for the shift register corresponding to the non-display part of a screen, perform [selection information] in the common shift register connected to the common driver which carries out time sharing for every line, and specifically outputs selection level on the other hand.

[0013] Moreover, the pressure-up scale-factor selection register which can set up the pressure-up output scale factor in a booster circuit is prepared in a liquid crystal display control unit. When changing from the complete display of a liquid crystal display panel to the display of only some lines, the pressure-up electrical potential difference outputted from a booster circuit is made low by changing the set point of a pressure-up scale-factor selection register by the microprocessor.

[0014] According to the above-mentioned means, since some liquid crystal display panels can be alternatively driven by low duty with the directions from a microprocessor, the clock frequency and liquid crystal driver voltage of an internal common shift register can be lowered. By it, the total consumed electric current of a

liquid crystal display control unit can be stopped. Moreover, since the optimal drive bias can also be changed with modification of drive duty, the fall of contrast can be prevented. Furthermore, by setting up low the pressure-up output scale factor of a booster circuit with the reduction in duty, pressure-up output voltage can be lowered to the need minimum, thereby, while being able to lower the operating voltage of a liquid crystal drive power circuit, the effectiveness of a booster circuit can be raised and the consumed electric current of a liquid crystal display control unit can be stopped further.

[0015] Moreover, a centering display assignment register is desirably prepared in a liquid crystal display control device. By this, it can display on the location where a display is the most legible, for example, a liquid crystal display panel central part, at the time of standby.

[0016]

[Embodiment of the Invention] Drawing 1 shows the liquid crystal display system (liquid crystal display) 100 which is the example of this invention. This display system 100 contains the liquid crystal display panel 1 of a dot-matrix method, the liquid crystal display control device 2 on which it is made to display by outputting the signal which drives the common electrode and segment electrode of this liquid crystal display panel 1, the microprocessor (MPU) 3 which sets up the control information of this liquid crystal display control device 2, or writes in an indicative data, and the system powers 4, such as a dc-battery. Between the microprocessor 3 and the liquid crystal display control device 2, the data bus for transmitting and receiving the 8-bit data signals DB0-DB7 between the control signal line for transmitting reset-signal RS and read/write control signal R/W for directing enable signal E which makes the chip of the above-mentioned equipment 2 validate, and reset to equipment 2 from MPU3, and MPU3 and equipment 2 is formed. Moreover, the liquid crystal display panel 1 and the liquid crystal display control unit 2 are connected by the common signal lines COM1-COM32 and the segment signal lines SEG1-SEG80.

[0017] The SI circuit 4 where the liquid crystal display control unit 2 transmits and receives the signal between microprocessors 3, The instruction register 5 for setting up internal control information etc., Indicative-data RAM7 (display memory) which memorizes the character code of the alphabetic character displayed on the screen of the liquid crystal display panel 1, The address counter 6 which reads an indicative data from this indicative-data RAM7 according to the activation point of the liquid crystal display panel 1, The character generator memory 8 which develops a dot-matrix-like character-font pattern from the character code read from indicative-data RAM7, The average direct conversion circuit 9 which changes serial data for the two or more bits indicative data read from this character generator memory 8, The segment shift register 12 which shifts the changed indicative data and is held by one line, The latch circuit 13 holding the indicative data for shifted one line, The segment driver 14 which

forms and outputs the driver voltage wave impressed to the segment electrode of the liquid crystal display panel 1 based on the held indicative data, The common shift register 15 which forms the signal which makes sequential selection of the common electrode of the liquid crystal display panel 1, The common driver 16 which forms and outputs the driver voltage wave impressed to a common electrode, The timing generating circuit 10 which forms the clock signal which gives display timing to the timing signal and the above-mentioned shift registers 12 and 15 in which the display position to the above-mentioned display data memory 7 is shown, The booster circuit 11 which generates liquid crystal driver voltage based on the supply voltage V_{ci} from system power 40, The liquid crystal drive bias circuit 18 which generates liquid crystal drive bias voltage based on the electrical potential difference by which the pressure up was carried out, The power circuit 17 which consists of a voltage follower (operational amplifier) which carries out impedance conversion of the generated bias voltage, and outputs it, The liquid crystal driver voltage selection circuitry 14 which chooses a desired thing out of the outputted bias voltage, and is supplied to the above-mentioned segment driver circuit 14 and the common driver circuit 16 is included.

[0018] In addition, the above-mentioned liquid crystal display control unit 2 is formed on one semiconductor chip as CMOSLSI of a well-known semiconductor integrated circuit manufacturing technology. Moreover, in drawing 1, C1 and C2 are capacitive elements which constitute a booster circuit, respectively, and C3 is a capacitive element for power-source stabilization. Since these capacitive elements are not magnitude sufficient by the capacity of the capacitive element which can be formed on a semiconductor chip, an external capacitive element (capacitor) is used. Although the character generator memory 8 generally consists of ROMs (read only memory), since the display of the pattern which the user created of it is enabled, RAM may be added to Above ROM. Although not restricted especially, the above-mentioned segment shift register 12 and the common shift register 15 are constituted by the bidirectional shift register.

[0019] The liquid crystal display control unit 2 of this example can display the character of the arbitration stored in the character generator memory 8 by writing the code of a character to display a microprocessor 3 through SI 4 in indicative-data RAM7 corresponding to a display position. Moreover, if various kinds of control information to which a microprocessor 3 carries out a liquid crystal display through SI 4 is set to an instruction register 5, equipment 2 will perform the display control according to the set-up control information. It is started because a microprocessor 3 sets the start address of a graphic-character train as an address counter 6, and the writing of the data to indicative-data RAM7 writes the character code inputted from a microprocessor 3 in indicative-data RAM7 one after another, while an address counter 6 updates the address automatically after that.

[0020] An indicative data (character code) is read one by one by the display address signal generated by the timing generating circuit 10 being sent to indicative-data RAM7, and the character pattern stored in the character generator memory 8 by making this character code into the address is read. Furthermore, this character pattern is changed into serial data by the average direct conversion circuit 9, and is sent to the segment shift register 12 in a segment drive circuit (12, 13, 14) one by one. A latch circuit 13 is latched to coincidence in the place where the data for one line were stored in the segment shift register 12, and the segment driver 14 chooses lighting / astigmatism LGT electrical potential difference from this latched data, and outputs it to the liquid crystal display panel 1. The voltage level of this lighting / astigmatism LGT drive is generated in the liquid crystal driver voltage selection circuitry 19.

[0021] For example, since each display line becomes eight lines when carrying out 4 line displays of the character font pattern which consists of 5x8 dots perpendicularly, the common driver 16 needs a total of 32 output circuits. As shown in drawing 2, from COM1 to COM32, this common driver 16 makes the common driving signal (COM1-COM32) of the liquid crystal display panel 1 a sequential selection voltage level, and outputs it to time sharing. In this case, the 2nd line, and COM17-COM24 become the 3rd line, and COM25-COM32 become [the 1st line, and COM9-COM16 / COM1-COM8] the 4th line.

[0022] The complete display which uses all of four lines [time / of standby of a system] in the liquid crystal display panel 1 which can be displayed to such four lines is not needed in many cases. For example, throughout [standby term] is the case where use two lines or one line and only information, such as time of day and time, is displayed etc. In such a case, in the conventional liquid crystal display control unit, the common driving signal was outputted also to the line which is not displayed, and the electrical potential difference of the level of an astigmatism LGT was impressed to the segment electrode. Therefore, although there was little display line, power consumption had the fault of not decreasing. It is made to operate the common shift register 15 in this invention so that a common driving signal may not be impressed about the line which does not display, either. By this, the power consumption of the liquid crystal display control unit 1 at the time of standby can be reduced.

[0023] However, it outputs by making a common driving signal into sequential selection level from COM1 also in this case, and in COM1-COM16 (1 / 16 duty drives), and COM1-COM8 (1 / 8 duty drives), when it carries out by performing two line displays and one line display, as shown in drawing 3 and drawing 4, respectively, selection level will be outputted, respectively. If such a drive is performed, as shown in drawing 5 (b) and drawing 5 (c), it will be partially displayed on two lines of the screen upper part of the liquid crystal display panel 1 of four line displays, or one line, and appearance will worsen. Drawing 5 (a) shows the example of 4 line displays in 1 / 32

duty drives.

[0024] then, in this example, in performing two line displays and one line display As shown in drawing 6 and drawing 7 , respectively, the selection drive to the common driving signals COM1-COM8 is skipped. With outputting selection level in the range from COM24 (1 / 16 duty drives) from COM9, or COM9 to COM16 (1 / 8 duty drives) The common shift register 15 is operated so that it may display on the screen center section of the liquid crystal display panel 1 alternatively, as shown in drawing 8 (b) and drawing 8 (c). And it enables it to avoid that direct-current bias is impressed to liquid crystal, liquid crystal deteriorates, and a display becomes blackish in this case because undisplayed lines other than the display area of a screen center section always perform an alternating current drive on non-choosing level. In addition, drawing 8 (a) shows the example of 4 line displays in 1 / 332 duty drives.

[0025] Drawing 9 shows the detailed implementation approach for displaying on the screen center section at the time of a low duty drive. The instruction register 5 of drawing 1 contains the drive duty selection register 34 with which a drive duty value is set up, and the centering assignment register 31 which directs to display on a display screen center section alternatively. A microprocessor 3 sets a predetermined value to the above-mentioned drive duty selection register 34 and the centering assignment register 31. The liquid crystal display control device 2 adjusts the period of the shift clock signal of the common shift register 15 formed in the timing generating circuit 10 based on the drive duty value set as the drive duty selection register 34. For example, when drive duty is changed into two line displays from four line displays, in order to control a frame period uniformly, the period of the above-mentioned shift clock is made into twice. When drive duty is changed into further 1 line display, the period of the above-mentioned shift clock is made into 4 times.

[0026] The set point of the centering assignment register 31 is supplied to the shift control circuit 35. The shift control circuit 35 While making the common signal of selection level output to time sharing from the common driver 16 by shifting "1" in order in the case of the usual complete display (four line displays); and going for it from flip-flop F/F1 to F/F32 The common signal of selection level is made to output to the central common line for two lines in time sharing from the common driver 16 by shifting "1" in order at the time of standby, and going for it from flip-flop F/F9 to F/F24, based on the set point of the centering assignment register 31.

[0027] The detailed timing chart when adjusting the period of the shift clock signal of the common shift register 15 to drawing 10 based on the set-up drive duty value, so that a frame period may be made regularity is shown. In the liquid crystal display control device 2 of this example, the shift clock generated in the information directed with the centering display assignment register 31 and the timing generating circuit 10 is inputted into the shift control circuit 35 (drawing 9) in the common shift register 15, and the shift register which consists of 32 flip-flops (F/F1 - F/F32) is controlled. For

example, in the case of four line displays, a complete display is performed by carrying out the sequential shift of the selection information from F/F1 to F/F32. On the other hand, when displaying on two lines of a screen center section, a shift is started from F/F9 and a shift is ended by F/F24. Under the present circumstances, the flip-flop of F/F1 - F/F8 and F/F25 - F/F32 is always reset, and a shift is not performed. Moreover, when displaying on one line of a screen center section, a shift is started from F/F9 and a shift is ended by F/F16. Under the present circumstances, the flip-flop of F/F1 - F/F8 and F/F17 - F/F32 does not shift by always being reset.

[0028] If drive duty is generally made low, the selection time amount of each Rhine will become long, and it will become easy to turn on the display of the whole panel. Therefore, even after changing into a low duty drive, in order to maintain the same appearance (contrast) as modification before, it is necessary to lower liquid crystal driver voltage and drive bias. Moreover, by this low duty drive-ization, if liquid crystal driver voltage can be lowered, the merit which can reduce power consumption will also be produced. It is necessary to carry out the pressure up of the system power electrical potential difference, and to generate liquid crystal driver voltage in the liquid crystal display control unit which needs liquid crystal driver voltage higher than especially the supply voltage of system power 40. In this case, when the current which flows in the circuit (11-18) of a liquid crystal drive system is supplied through a booster circuit 11, the consumed electric current seen from the system power side becomes twice and 3 times, corresponding to a pressure-up scale factor. And the pressure-up effectiveness in a booster circuit 11 gets so bad that it becomes a high scale factor. Therefore, when supplying a current to the circuit (11-18) of a liquid crystal drive system through a booster circuit 11, the direction which lowered the pressure-up scale factor can hold down the consumed electric current to the need minimum, and is advantageous to it.

[0029] Furthermore, when drive duty is lowered to $1/2$ and $1/4$ for two line displays or one line display, the period of the selection level of each common signal is made to become twice and 4 times in this example, respectively. Drive duty can be lowered by this, without changing the frequency of one frame. That is, when only drive duty is lowered, there is a possibility of frame frequency increasing and causing deterioration of image quality, but in this example, since drive duty is lowered without changing frame frequency, deterioration of image quality is avoidable.

[0030] In addition, the control which increases the period of the selection level of each common signal twice and 4 times, respectively when drive duty is lowered to $1/2$ and $1/4$ is easily realizable by lowering the frequency of the clock supplied to the common shift register 15 from the timing generating circuit 10 to $1/2$ and $1/4$, respectively. Thus, since he is trying to lower the frequency of a clock when drive duty is lowered to $1/2$ and $1/4$, there is also an advantage that the clock frequency of the internal circuitry which consists of CMOS circuits falls, and power consumption

also falls.

[0031] The circuit (11-18) of a liquid crystal drive system is shown in drawing 11 . A booster circuit 11 carries out the pressure up of the basic electrical potential difference supplied from the input voltage terminal Vci up to a maximum of 3 times, and outputs it to a VLOUT terminal. A capacitor for C1 and C2 to perform a pressure up by the charge pump method and C3 are the capacitors for power-source stabilization. In this example, corresponding to the booster circuit 11, the pressure-up scale-factor selection register 33 is formed, and it consists of that a microprocessor 3 sets a desired pressure-up scale factor as the pressure-up scale-factor selection register 33 in an instruction register 5 so that the pressure-up scale factor of the VLOUT output of a booster circuit 11 can be changed into arbitration from 1 time to 3 times.

[0032] Although not restricted especially, the above-mentioned pressure-up scale-factor selection register 33 is formed in the instruction register 5. An electrical potential difference (for example, 2.8V) lower than Vcc obtained by carrying out resistance division of the supply voltage Vcc (for example, 3V) is sufficient as Vci. The electrical potential difference lower than supply voltage Vcc is made into the basic electrical potential difference Vci of a booster circuit 11 for making a pressure-up scale factor the electrical potential difference obtained when [which is max] it doubles three not become high too much about 8V, since power consumption increases so that a pressure-up electrical potential difference is high as mentioned above while it is good, also when driving the liquid crystal display panel 1 of this example and driving liquid crystal driver voltage by the highest duty.

[0033] The relation between the set point of the pressure-up scale-factor selection register 33 and the VLOUT output state of a booster circuit 11 is shown in Table 1, and the principle of operation of each pressure-up electrical-potential-difference generating is shown for the concrete example of circuitry of a booster circuit 11 in drawing 12 at drawing 13 .

[0034]

[Table 1]

昇圧倍率選択レジスタ設定		昇圧回路 1 1 の出力レベル (VLOUT)
BT1	BT0	
0	0	昇圧回路停止。VLOUTは"GND"レベルを出力する。
0	1	1 倍昇圧動作。VLOUTは"Vd"レベルを出力する。
1	0	2 倍昇圧動作。VLOUTは"Vd"の 2 倍の昇圧レベルを出力する。
1	1	3 倍昇圧動作。VLOUTは"Vd"の 3 倍の昇圧レベルを出力する。

As shown in drawing 12 , the booster circuit 11 is constituted by the switch S0 connected between the external terminal T1, the capacitor C1 connected among T2,

external terminal T3 and the capacitor C2 connected between T four, and the volt input terminal Tvci, the pressure-up voltage-output terminal Tout, the above-mentioned external terminal T1 - T four - S9. At the time of a 1 time pressure-up output, only a switch S0 is turned on like drawing 12 (A), and, as for this booster circuit 11, input voltage Vci is outputted from Terminal Tout as output voltage VLOUT as it is.

[0035] On the other hand, at the time of 2 double pressure up or a 3 time pressure-up output, a switch S2, S4, S7, and S9 are first turned on like drawing 12 (B), and capacitors C1 and C2 are charged by ***** Vci. Next, at the time of 2 double pressure up, while two capacitors C1 and C2 are connected to parallel-connected-type voice like drawing 13 (A).like drawing 12 (C) by turning on switches S1, S3, S6, and S8 The electrical potential difference of $2 \times V_{ci}$ is outputted by the terminal with which touch-down potential was impressed at the time of charge being connected to a volt input terminal, and Vci being impressed. Moreover, at the time of a 3 time pressure up, while two capacitors C1 and C2 are connected to series-connected-type voice like drawing 13 (B) by turning on switches S1, S5, and S8 like drawing 12 (D), the electrical potential difference of $3 \times V_{ci}$ is outputted by the terminal with which touch-down potential was impressed at the time of charge being connected to a volt input terminal, and Vci being impressed.

[0036] As mentioned above, by enabling it to set the pressure-up output scale factor of a booster circuit 11 as arbitration, when an electrical potential difference low although liquid crystal is driven is sufficient, while being able to lower the operating voltage of the drive bias circuit 18 as a liquid crystal drive power circuit, or a power circuit 17 by lowering a pressure-up output to the need minimum, the effectiveness of a booster circuit 11 can be raised, consequently the consumed electric current of equipment 2 can be stopped sharply.

[0037] Next, the concrete setting approach of the pressure-up scale factor of the above-mentioned booster circuit 11 is explained. For example, if liquid crystal driver voltage in the case of performing four line displays by $1 / 32$ duty drives is set to 8V, when a system power electrical potential difference is 3V, a booster circuit 11 needs to perform a 3 times as many pressure up as this. Therefore, the data for directing one 3 times the pressure-up scale factor of this are set as the pressure-up scale-factor selection register 33. On the other hand, if it displays at the time of standby of a system, for example, one line, it comes out enough, and in a certain case, with $1 / 32$ duty drives, 3 times, liquid crystal driver voltage is also still 8V in a pressure up, and the consumed electric current of equipment 2 cannot reduce it. Then, while the data which direct $1 / 8$ duty drives are set as the drive duty selection register 34 and a duty ratio is changed into it, the data which direct a twice as many pressure-up scale factor as this are set as a register 33, and liquid crystal driver voltage decreases to about 5V. By this, even if it makes a booster circuit 11 change into 2 double pressure

up with the pressure-up scale-factor selection register 33, sufficient liquid crystal driver voltage will be obtained, and it becomes possible to reduce to 3 the consumed electric current seen from the system power 40 of 3V by about 2/.

[0038] Moreover, when liquid crystal drive duty is changed, in order to acquire good contrast, it is desirable to optimize a drive bias ratio. The optimal drive bias ratio B for generally, acquiring the best contrast, if drive duty is set to 1-/N is $B=1/(\sqrt{N}+1)$. It becomes. For example, the optimal drive bias in 1/8 duty, 1/16 duty, and 1/32 duty turns into 1/4 bias, 1/5 bias, and 1/6.7 bias, respectively.

[0039] drawing 14 -- the example of the liquid crystal drive bias circuit 18 -- moreover, the relation between the established state of the liquid crystal bias selection register 32 in each bias mode, and ON/OFF state of the switches SW1-SW9 in a circuit is shown in Table 2. Although not restricted especially, the liquid crystal bias selection register 32 is formed in the instruction register 5. In addition, in Table 2, "-" expresses the OFF state. The liquid crystal display control device 2 of this example can change the drive bias ratio in the liquid crystal drive bias circuit 18 into arbitration because a microprocessor 3 sets up drive bias with the liquid crystal bias selection register 32 in an instruction register 5.

[0040]

[Table 2]

駆動ヘイタ 選択レジスタ	BS2	0	0	0	0	1
	BS1	0	0	1	1	0
	BS0	0	1	0	1	0
液晶駆動ヘイタ		1/8bias	1/5bias	1/4bias	1/3bias	1/2bias
スイッチ 切り換え	SW1	ON	ON	—	—	—
	SW2	—	ON	—	—	—
	SW3	—	—	ON	—	—
	SW4	ON	ON	ON	ON	—
	SW5	—	—	—	ON	—
	SW6	—	—	—	ON	—
	SW7	—	—	—	—	ON
	SW8	—	—	—	—	ON
	SW9	—	—	—	—	ON

For V1 and GND, in drawing 14 , the non-choosing level of a common electrode, and V3 and V4 are [the selection level of a segment electrode and a common electrode, and V2 and V5] the non-choosing level of a segment electrode. As mentioned above, there is 2 sets of non-choosing level for preventing degradation of liquid crystal by impressing V2, V3, or V5 and V4 to the common electrode and segment electrode corresponding to a dot of an astigmatism LGT by turns, and carrying out an alternating current drive.

[0041] In addition, in drawing 14 , VR is the variable resistance for contrast adjustment. Although not illustrated, the register which sets up the amount of

resistance adjustments of this variable resistance VR may be prepared in an instruction register 5, and you may constitute so that the resistance of variable resistance VR may be changed and the contrast of a liquid crystal display panel may be adjusted with that register value.

[0042] Drawing 15 (A) – drawing 15 (D) show the example of mounting in the case of carrying the liquid crystal display control unit 2 of the above-mentioned example in a portable telephone with a liquid crystal display panel. Among these, drawing 15 (A) joins the board 50 which carried the liquid crystal display control-device chip 2 and the external capacitor C of the above-mentioned example constituted as a semiconductor integrated circuit, and Resistance R in the rear face of the glass substrate which constitutes the liquid crystal display panel 1, and connects the key matrix substrate 52 which constitutes a control panel through the wiring 51 called heat sealing to this board 50. In addition, 53 is a MPU board carrying the microprocessor chip 3, and although the MPU board 53 and especially the key matrix substrate 52 are not restricted, they are connected by the serial communication line 54.

[0043] Moreover, drawing 15 (B) carries the liquid crystal display control-device chip 2 and the external capacitor C, and Resistance R on the key matrix substrate 52 which constitutes the control panel of a portable telephone, and connects the liquid crystal display panel 1 to the key matrix substrate 52 through heat sealing 51.

[0044] Drawing 15 (C) carries the external capacitor C and Resistance R on the key matrix substrate 52 which constitutes a control panel, and connects between the key matrix substrate 52 and the liquid crystal display panels 1 by TCP(Tape Carrier Package)51' which carried the liquid crystal display control-device chip 2.

[0045] Drawing 15 (D) carries the external capacitor C and Resistance R on the key matrix substrate 52 which constitutes a control panel, and the liquid crystal display control-device chip 2 is mounted on the glass substrate which constitutes the liquid crystal display panel 1, and connects the liquid crystal display panel 1 and the key matrix substrate 52 with heat sealing 51.

[0046] The example of terminal arrangement of the liquid crystal display control unit 2 and the example of connection of the liquid crystal display panel 1 and the liquid crystal display control unit 2 are shown in drawing 16 . As shown in drawing 16 , the terminal which outputs the common signals COM1-COM32 divides the liquid crystal display control device 2 of this example into right and left (side of the shorter one) of a chip by one half, it is arranged, and the terminal which outputs a segment signal to one side of the longer one is arranged. Moreover, the power supply terminal, the external terminal, and the input/output terminal that exchanges a signal between microprocessors are prepared in another side of the side of the longer one. While taking such a terminal array, as mentioned above, where a chip is over turned further in any location of the upper and lower sides of the liquid crystal display control-device

chip 2 of the liquid crystal display panel 1, even if it arranges by constituting the segment shift register 12 and the common shift register 15 with the bidirectional shift register, it can connect mutually, without making a common signal line and a segment signal line cross.

[0047] As explained above, the above-mentioned example prepares a drive duty selection register and a drive bias selection register rewritable from a microprocessor in a liquid crystal display control device. When changing from the complete display of a liquid crystal display panel to the display of only some lines, by changing the set point of the above-mentioned drive duty selection register and a drive bias selection register Since it was made to display by the low battery and low duty drive alternatively on some liquid crystal display panels Since some liquid crystal display panels can be alternatively driven by low duty from a microprocessor, the clock frequency and liquid crystal driver voltage of an internal shift register can be lowered, and the total consumed electric current of the whole liquid crystal display control unit can be stopped. Moreover, with modification of drive duty, the optimal drive bias can also be changed and it is effective in the ability to prevent the fall of contrast.

[0048] Furthermore, since the pressure-up scale-factor selection register which can set up the pressure-up output scale factor in a booster circuit was prepared, it is low and a setup of the pressure-up output scale factor of a booster circuit was enabled with the reduction in duty, pressure-up output voltage can be lowered to the need minimum, and thereby, while being able to lower the operating voltage of a liquid crystal drive power circuit, the effectiveness of a booster circuit can be raised, and it is effective in the ability to stop the consumed electric current of semiconductor integrated circuit equipment 2.

[0049] Moreover, since the centering display assignment register was prepared in the liquid crystal display control device, there is effectiveness at the time of standby that a line display can be specified as the most legible location, for example, a liquid crystal display panel central part, in part.

[0050] Although invention made by this invention person above was concretely explained based on the example, it cannot be overemphasized that it can change variously in the range which this invention is not limited to the above-mentioned example, and does not deviate from the summary. For example, although the above-mentioned example explains the liquid crystal display control unit of the method which it drives one line at a time by time sharing one by one, it is also possible to apply two or more lines to the liquid crystal display control unit of the drive method which makes sequential selection at coincidence. Moreover, although the above-mentioned example explained the case at the time of standby where the display position of a line was set up in the center of a screen in part, it is also possible to prepare the register for setting up the display position at the time of standby, and to constitute so that it can display on the location of arbitration.

[0051] Furthermore, although the above-mentioned example explained the case where the display of a liquid crystal display panel consisted of dot matrices in which a four-character line display is possible, it is applicable also to the liquid crystal display control unit which drives three character rows or the liquid crystal display panel in which a five or more character row display is possible by changing the number of a common driver. moreover , what is necessary be just to constitute the common driver of a liquid crystal display control device in a portable telephone etc. , so that a common signal can be output to one or a little more than two meter corresponding to a pit gram although the pit gram as which an antenna mark , the mark which show receiving level be display may be prepare in the screen upper part or the lower part and these generally consist of electrodes of the configuration corresponding to a mark . In this case, only the common signal corresponding to a pictogram is driven alternatively, and the low duty drive of $1 / 1$ duty (SUTATIKU) drive, or $1/2$ duty is still also attained by always carrying out the non-choosing drive of the character representation part.

[0052] Moreover, although the above explanation applied and described mainly to the liquid crystal display control unit which is the field of the invention of this invention, this invention is not limited to this and is applicable to drive control of various displays, such as a fluorescent indicator tube display and a plasma display display.

[0053]

[Effect of the Invention] It will be as follows if the effectiveness acquired by the typical thing among invention indicated in this application is explained briefly.

[0054] That is, in the liquid crystal display control unit which controls two or more display lines, when it is not necessary to make all the display lines display at the time of standby of a system etc., the consumed electric current can be reduced. Since a microprocessor can control all control of *****, ** and others by software, according to the operating state of a system, a liquid crystal drive can be performed by the consumed electric current of the need minimum.

[Brief Description of the Drawings]

[Drawing 1] It is the block diagram of the liquid crystal display system concerning one example of this invention.

[Drawing 2] It is a common driver output wave at the time of 1 / 32 duty drives (four line displays).

[Drawing 3] It is a common driver output wave at COM1 to the time of 1 / 16 duty drives (two line displays).

[Drawing 4] It is a common driver output wave at COM1 to the time of 1 / 8 duty drives (one line display).

[Drawing 5] Drawing 5 (a), drawing 5 (b), and drawing 5 (c) are the examples of a display on 1/32 from COM1, and the liquid crystal display panel when carrying out 1 / 8 duty drives 1/16.

[Drawing 6] It is a common driver output wave at COM9 to the time of 1 / 16 duty drives (two line displays).

[Drawing 7] It is a common driver output wave at COM9 to the time of 1 / 8 duty drives (one line display).

[Drawing 8] Drawing 8 (a), drawing 8 (b), and drawing 8 (c) are the examples of a display on 1/32 from COM9, and the liquid crystal display panel when carrying out 1 / 8 duty drives 1/16.

[Drawing 9] It is the detailed circuit diagram of the common shift register for displaying on a display-panel center section.

[Drawing 10] It is the output wave timing of the common shift register for displaying on a display-panel center section.

[Drawing 11] They are a booster circuit for liquid crystal driver voltage generating, and the circuitry Fig. of a liquid crystal drive system.

[Drawing 12] It is the circuit diagram showing the example of the booster circuit for liquid crystal driver voltage generating.

[Drawing 13] It is the pressure-up principle of operation from 1 time of the booster circuit for liquid crystal driver voltage generating to 3 times.

[Drawing 14] It is the concrete circuitry Fig. of a liquid crystal drive bias setting circuit.

[Drawing 15] Drawing 15 (A) – drawing 15 (D) are the outline block diagrams showing the example of mounting in the case of carrying the liquid crystal display control unit of an example in a portable telephone with a liquid crystal display panel.

[Drawing 16] Drawing 16 (A) and drawing 16 (B) are the outline block diagrams showing the example of terminal arrangement of the liquid crystal display control unit of an example, and the example of connection of a liquid crystal display panel and a liquid crystal display control unit.

[Description of Notations]

1 Microprocessor (MPU: Microprocessor Unit)

2 Liquid Crystal Display Control Unit

3 Liquid Crystal Display Panel
4 SI
5 Instruction Register
6 Address Counter
7 Display Memory (Indicative-Data RAM)
8 Character Generator Memory (CGROM)
9 Average Direct Conversion Circuit
10 Timing Generating Circuit
11 Booster Circuit
12 Segment Shift Register
13 Latch Circuit
14 Segment Driver
15 Common Shift Register
16 Common Driver
17 Liquid Crystal Drive Power Circuit
18 Liquid Crystal Drive Bias Circuit
31 Centering Display Assignment Register
32 Drive Bias Selection Register
33 Pressure-Up Scale-Factor Selection Register
34 Drive Duty Selection Register
40 System Power
DB0-DB7 Data bus signal
E A lead / write enable signal
R/W read/write selection signal
RS Register-select signal
COM1-COM32 Common driving signal terminal
SEG1-SEG80 Segment driving signal terminal
CSF1-CSF32 Shift output signal of a common shift register
Vcc Supply voltage
GND Gland (touch-down)
Vci Pressure-up basic electrical potential difference to a booster circuit
VLOUT Pressure-up voltage-output terminal

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平10-214063

(43)公開日 平成10年(1998) 8月11日

(51)Int.Cl.⁶

識別記号

F I

G 0 9 G 3/36

G 0 9 G 3/36

G 0 2 F 1/133

5 0 5

G 0 2 F 1/133

5 0 5

審査請求 未請求 請求項の数6 O L (全 22 頁)

(21)出願番号

特願平9-16935

(22)出願日

平成9年(1997) 1月30日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71)出願人 000233088

日立デバイスエンジニアリング株式会社

千葉県茂原市早野3681番地

(72)発明者 横田 善和

東京都小平市上水本町五丁目20番1号 株

式会社日立制作所半導体事業部内

(72)発明者 谷 邦彦

東京都小平市上水本町五丁目20番1号 株

式会社日立制作所半導体事業部内

(74)代理人 弁理士 大日方 富雄

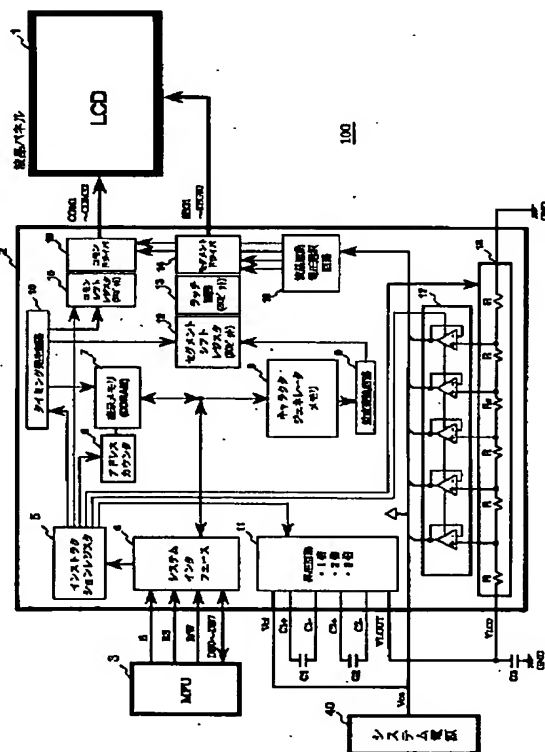
最終頁に続く

(54)【発明の名称】 液晶表示制御装置および液晶表示装置

(57)【要約】

【課題】 従来の携帯電話等の液晶表示制御装置では、待ち受け時に表示は減らすものの液晶駆動デューティを変更していなかったつまり表示しない行のコモン電極についても走査を行なっていたため、待ち受け時の消費電力を十分に減らすことができないという課題があった。

【解決手段】 液晶表示制御装置(2)内にマイクロプロセッサ(1)から書き替え可能な駆動デューティ選択レジスタ(34)と駆動バイアス選択レジスタ(32)とを設け、液晶表示パネル(3)の全面表示から一部の行のみの表示に切り替える場合、上記の駆動デューティ選択レジスタと駆動バイアス選択レジスタの設定値を変更することで、液晶表示パネルの一部に選択的に低電圧、低デューティ駆動で表示を行なうようにした。



【特許請求の範囲】

【請求項1】 表示すべきキャラクタパターンに対応するコードデータを記憶する表示メモリと、複数のキャラクタパターンを格納するキャラクタジェネレータメモリと、読み出されたパターンデータに応じて画素の点灯・非点灯を制御するセグメント信号を形成し出力するセグメントドライバと、時分割にライン選択駆動するコモン信号を形成し出力するコモンドライバと、該コモンドライバによる時分割駆動における駆動デューティを変更可能なタイミング発生回路と、液晶駆動バイアス比を変更可能な駆動バイアス回路と、システムの動作電源電圧よりも高い液晶駆動電圧を発生させる昇圧回路とを有し、複数のコモン電極とセグメント電極を備えドットマトリクス状に配置された画素を有する液晶表示パネルを上記セグメントドライバおよびコモンドライバの出力信号によって駆動してキャラクタパターン表示を行う液晶表示制御装置にあって、

上記タイミング発生回路による駆動デューティを設定可能な駆動デューティ設定手段と上記駆動バイアス回路における駆動バイアス比を設定可能な駆動バイアス設定手段とを設け、上記駆動デューティ設定手段と駆動バイアス設定手段の設定値を変更することで、上記液晶表示パネルの一部の行に選択的に低デューティかつ低電圧駆動で表示可能に構成したことを特徴とする液晶表示制御装置。

【請求項2】 上記昇圧回路における昇圧出力倍率を任意に変更できる昇圧倍率設定手段を備え、液晶の駆動デューティに応じて昇圧回路の出力倍率を変化させるようにしたことを特徴とする請求項1記載の液晶表示制御装置。

【請求項3】 上記コモンドライバは、表示を行わない表示画面部のラインに対しては、非選択レベルで液晶を交流駆動する信号を出力することを特徴とする請求項1または2記載の液晶表示制御装置。

【請求項4】 上記タイミング発生回路は、液晶表示制御装置が有するコモンドライバの出力信号総数以下の低デューティ駆動において、ライン毎に選択レベルを出力するコモンドライバの出力位置を表示画面中央部に設定して表示させるタイミング信号を形成して出力することを特徴とする請求項1、2または3記載の液晶表示制御装置。

【請求項5】 上記各設定手段の情報は、外部から書替え可能に構成されていることを特徴とする請求項1、2、3または4記載の液晶表示制御装置。

【請求項6】 請求項1、2、3、4または5記載の液晶表示制御装置と、該液晶表示制御装置と接続されて上記表示メモリに対する表示データの書き込みおよび上記設定手段に対する情報の設定を行なうマイクロプロセッシング・ユニットと、上記液晶表示制御装置によって駆動される液晶表示パネルとを備えてなることを特徴とす

る液晶表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、表示制御技術さらには液晶駆動制御に適用して特に有効な技術に関し、例えばドットマトリクス型キャラクタ表示用液晶装置の表示制御回路に利用して有効な技術に関する。

【0002】

【従来の技術】 一般に、液晶表示装置は、液晶表示パネルと、該液晶表示パネルを駆動する半導体集積回路化された液晶表示制御装置と、表示データの書き込みや前記液晶表示制御装置の表示動作の制御を行なうマイクロ・プロセッシング・ユニット（以下、マイクロプロセッサと称する）等から構成されている。

【0003】 ドットマトリクス方式の表示パターンを生成するためのキャラクタジェネレータを内蔵した従来の液晶表示制御装置は、キャラクタコードを格納する表示データRAM（DDRAM）と、文字フォントなどのキャラクタパターンを格納するキャラクタジェネレータROM（CGROM）と、上記表示データRAMから表示データを液晶表示パネルの駆動位置に合わせて読み出すアドレスカウンタと、液晶表示パネルのコモン電極やセグメント電極に対する駆動信号を形成して液晶の駆動を行なう液晶駆動回路、表示タイミングを与えるクロック信号を形成するタイミング発生回路等から構成されていた。

【0004】 マイクロプロセッサは、液晶表示パネル上に表示したいキャラクタに対応するキャラクタコードを表示データRAMに書き込む。アドレスカウンタは液晶表示パネルの駆動位置に合わせて順次表示データRAMからキャラクタコードを読み出し、読み出されたキャラクタコードをアドレスの一部としてキャラクタジェネレータROMをアクセスしてキャラクタパターンを順次読み出す。読み出されたキャラクタパターンは、液晶の点灯／非点灯データとして液晶駆動回路内のセグメントシフトレジスタに順次送られ、1ライン分のデータが蓄積された時点で全セグメントドライバ回路が一斉に点灯／非点灯レベルの駆動電圧を出力し、液晶表示パネルを駆動する。

【0005】 なお、各キャラクタは垂直方向に複数のラインで構成されているため、上記の制御を各表示行毎にキャラクタのライン数（キャラクタが縦横5×8ドット構成の場合は8ライン）分だけ繰り返して行なわれる。つまり、上記の表示の点灯／非点灯制御は1ラインずつ時分割方式で行われる。そのため、タイミング制御回路から発生された1ラインの選択信号をコモンシフトレジスタに送り、このシフトレジスタが1ライン毎にシフトすることで、コモンドライバは各ラインの選択レベルの駆動電圧を順次出力する。

【0006】

【本発明が解決しようとする課題】上記のような液晶表示装置を搭載した携帯電話機やページャ等の携帯用電子機器においては、待ち受け時には液晶表示パネル全面に表示を行なう必要はなくカレンダーや時計表示、さらにピクトグラムと呼ばれるマークやアイコン等最小限の表示がなされていれば良い。ところが、従来の携帯電話機等の液晶表示装置では、待ち受け時に表示は減らすものの液晶駆動デューティを変更していなかった。つまり、表示しない行のコモン電極についても走査を行なっていたため、待ち受け時の消費電力を十分に減らすことができないという問題点があった。

【0007】例えば32本のコモンドライバを有する液晶表示制御装置においては、COM1信号に対するコモンドライバかCOM32信号に対応するコモンドライバまで順次選択されて32ラインが順次選択的に駆動される。この様な駆動方法が、1/32デューティ駆動とされる。この場合、5×8ドットサイズのキャラクタフォントであれば、垂直方向に4行分の文字列を表示することができる。このような液晶表示制御装置において4行分の全面表示を必要としない場合においても、4行分の時分割駆動を行うと、液晶駆動電圧及び消費電流は4行分の全面表示を行う場合と同等である。

【0008】ここで、システムの待機状態においては4行分の全面表示を行わず、一部の表示行のみを選択的に駆動し、液晶駆動デューティを下げ液晶駆動電圧を低減することができる。液晶駆動制御装置の消費電力を抑えることができる。しかしながら、液晶駆動電圧を変えると最適な駆動バイアス比も変化するため、そのままの駆動条件では良好な表示コントラストが得られなくなる。また、単に液晶駆動デューティだけを低くすると、キャラクタフォントの表示位置が最上行に固定され、表示としての見た目のバランスが悪くなるという問題点があることが明らかになった。

【0009】本発明の目的は、液晶表示制御装置を搭載した電子機器においてシステムの動作状態に応じて液晶駆動デューティを変化させることでトータルの消費電力を低減できるとともに、そのような可変デューティ表示を行なう場合に液晶駆動デューティに応じて、最適駆動電圧と最適駆動バイアス条件を容易に設定して駆動を行なえる液晶表示技術を提供することにある。

【0010】本発明の他の目的は、システムの動作状態に応じて、最も見やすい表示が行なえる液晶表示技術を提供することにある。

【0011】

【課題を解決するための手段】本願において開示される発明のうち代表的なものの概要を説明すれば、下記のとおりである。

【0012】すなわち、液晶表示制御装置内にマイクロプロセッサから書き替え可能な駆動デューティ選択レジスタと駆動バイアス選択レジスタとが液晶表示制御装置

内に設けられる。液晶表示パネルの全面表示から一部の行のみの表示に切り替える場合、上記駆動デューティ選択レジスタと駆動バイアス選択レジスタの設定値をマイクロプロセッサによって変更することで、液晶表示パネルの一部に選択的に低電圧、低デューティ駆動で表示が行なわれるようにする。具体的には、1ライン毎に時分割して選択レベルを出力するコモンドライバに接続されたコモンシフトレジスタにおいて、表示を行う部分のシフトレジスタのみ選択情報が順次シフトされるようにし、一方、画面の非表示部分に対応するシフトレジスタは、シフト動作を行なわせないようにする。

【0013】また、昇圧回路における昇圧出力倍率を設定可能な昇圧倍率選択レジスタが液晶表示制御装置内に設けられる。液晶表示パネルの全面表示から一部の行のみの表示に切り替える場合、昇圧倍率選択レジスタの設定値をマイクロプロセッサによって変更することで、昇圧回路から出力される昇圧電圧が低くされる。

【0014】上記した手段によると、マイクロプロセッサからの指示により液晶表示パネルの一部のみを選択的に低デューティで駆動できるため、内部コモンシフトレジスタの動作周波数及び液晶駆動電圧を下げるができる。それによって、液晶表示制御装置のトータル消費電流を抑えることができる。また、駆動デューティの変更に伴い、最適駆動バイアスも変更することができるので、コントラストの低下を防止することができる。さらに、低デューティ化に伴い、昇圧回路の昇圧出力倍率を低く設定することで、昇圧出力電圧を必要最小限度に下げることができ、これにより、液晶駆動電源回路の動作電圧を下げるできるとともに、昇圧回路の効率を向上させることができ、液晶表示制御装置の消費電流をさらに抑えることができる。

【0015】また、望ましくは、液晶表示制御装置内にセンタリング表示指定レジスタが設けられる。これによって、待機時に最も表示の見易い位置、例えば、液晶表示パネル中央部分に表示を行なうことができる。

【0016】

【発明の実施の形態】図1は、本発明の実施例である液晶表示システム（液晶表示装置）100を示す。この表示システム100は、ドットマトリクス方式の液晶表示パネル1と、該液晶表示パネル1のコモン電極およびセグメント電極を駆動する信号を出力して表示を行なわせる液晶表示制御装置2と、該液晶表示制御装置2の制御情報を設定したり表示データの書き込みを行なうマイクロプロセッサ（MPU）3と、バッテリーなどのシステム電源4とを含む。マイクロプロセッサ3と液晶表示制御装置2との間には、上記装置2のチップを有効化させるイネーブル信号E、リセットを指示するためのリセット信号RS、及びリード・ライト制御信号R/WをMPU3から装置2へ送信するための制御信号線と、MPU3と装置2との間の8ビットのデータ信号DB0～DB7

を送受信するためのデータバスとが設けられている。また、液晶表示パネル1と液晶表示制御装置2とは、コモン信号線COM1～COM32とセグメント信号線SEG1～SEG80とによって接続されている。

【0017】液晶表示制御装置2は、マイクロプロセッサ3との間の信号の送受信を行なうシステムインタフェース回路4と、内部の制御情報等を設定するためのインストラクションレジスタ5と、液晶表示パネル1の画面上に表示する文字のキャラクタコードを記憶する表示データRAM7（表示メモリ）と、該表示データRAM7から表示データを液晶表示パネル1の駆動位置に合わせて読み出すアドレスカウンタ6と、表示データRAM7から読み出されたキャラクタコードからドットマトリクス状の文字フォントパターンを展開するキャラクタジェネレータメモリ8と、該キャラクタジェネレータメモリ8から読み出された複数ビットの表示データをシリアルデータを変換する並直変換回路9と、変換された表示データをシフトして1ライン分保持するセグメントシフトレジスタ12と、シフトされた1ライン分の表示データを保持するラッチ回路13と、保持された表示データに基づいて液晶表示パネル1のセグメント電極に印加される駆動電圧波形を形成し出力するセグメントドライバ14と、液晶表示パネル1のコモン電極を順次選択する信号を形成するコモンシフトレジスタ15と、コモン電極に印加される駆動電圧波形を形成し出力するコモンドライバ16と、上記表示データメモリ7に対する表示位置を示すタイミング信号や上記シフトレジスタ12、15に対して表示タイミングを与えるクロック信号を形成するタイミング発生回路10と、システム電源40からの電源電圧V_{ci}に基づいて液晶駆動電圧を発生する昇圧回路11と、昇圧された電圧に基づいて液晶駆動バイアス電圧を発生する液晶駆動バイアス回路18と、発生されたバイアス電圧をインピーダンス変換して出力するボルテージホロワ（オペアンプ）からなる電源回路17と、出力されたバイアス電圧の中から所望のものを選択して上記セグメントドライバ回路14およびコモンドライバ回路16に供給する液晶駆動電圧選択回路14とを含む。

【0018】なお、上記液晶表示制御装置2は、公知の半導体集積回路製造技術によってCMOSLSIとして1つの半導体チップ上に形成される。また、図1において、C1、C2はそれぞれ、昇圧回路を構成する容量素子であり、C3は電源安定化のための容量素子である。これらの容量素子は半導体チップ上に形成可能な容量素子の容量では十分な大きさでないため、外付けの容量素子（コンデンサ）が用いられる。キャラクタジェネレータメモリ8は、一般にROM（リード・オンリ・メモリ）で構成されるが、ユーザーの作成したパターンを表示可能にするため、RAMが上記ROMに付加されることもある。特に制限されないが、上記セグメントシフト

レジスタ12およびコモンシフトレジスタ15は、双方向シフトレジスタによって構成されている。

【0019】この実施例の液晶表示制御装置2は、マイクロプロセッサ3がシステムインタフェース4を介して表示したいキャラクタのコードを表示位置に対応して表示データRAM7に書き込むことで、キャラクタジェネレータメモリ8内に格納されている任意のキャラクタを表示することができる。また、マイクロプロセッサ3がシステムインタフェース4を介して液晶表示を行う各種の制御情報をインストラクションレジスタ5にセットすると、装置2は設定された制御情報に従った表示制御を行なう。表示データRAM7へのデータの書き込みは、マイクロプロセッサ3が表示文字列の先頭アドレスをアドレスカウンタ6に設定することで開始され、その後アドレスカウンタ6が自動的にアドレスを更新しながらマイクロプロセッサ3から入力される文字コードを次々と表示データRAM7に書き込んで行く。

【0020】表示データ（キャラクタコード）は、タイミング発生回路10により生成された表示アドレス信号が表示データRAM7へ送られることで順次読み出され、このキャラクタコードをアドレスとしてキャラクタジェネレータメモリ8に格納されたキャラクタパターンが読み出される。さらにこのキャラクタパターンは、並直変換回路9でシリアルデータに変換され、セグメント駆動回路（12、13、14）内のセグメントシフトレジスタ12に順次送られる。1ライン分のデータがセグメントシフトレジスタ12に蓄積されたところで同時にラッチ回路13にラッチされ、セグメントドライバ14はこのラッチされたデータから点灯／非点灯電圧を選択して液晶表示パネル1へ出力する。この点灯／非点灯駆動の電圧レベルは液晶駆動電圧選択回路19で発生される。

【0021】例えば、5×8ドットで構成されるキャラクタフォントパターンを垂直方向に4行表示する場合、各表示行は8ラインになるので、コモンドライバ16は計32個の出力回路を必要とする。図2に示すように、このコモンドライバ16は液晶表示パネル1のコモン駆動信号（COM1～COM32）を、COM1からCOM32まで時分割に順次選択電圧レベルにして出力する。この場合、COM1～COM8が第1行目、COM9～COM16が第2行目、COM17～COM24が第3行目、COM25～COM32が第4行目となる。

【0022】このような4行まで表示可能な液晶表示パネル1において、システムの待機時など4行分を全て使用する全面表示を必要としないことが多い。例えば待機期間中は、2行あるいは1行を使用して、時刻や日時などの情報のみを表示させる場合などである。このような場合、従来の液晶表示制御装置では、表示されない行に対してもコモン駆動信号を出力してセグメント電極には非点灯のレベルの電圧を印加していた。そのため、表示

行が少ないにもかかわらず消費電力は減らないという不具合があった。本発明では、表示を行なわない行についてはコモン駆動信号も印加しないようにコモンシフトレジスタ15を動作させるようにしたものである。これによって、待機時の液晶表示制御装置1の消費電力を低減することができる。

【0023】ただし、この場合にもコモン駆動信号をCOM1から順次選択レベルにして出力して2行表示や1行表示を行なうた場合には、図3と図4にそれぞれ示すように、それぞれCOM1～COM16（1/16デューティ駆動）及びCOM1～COM8（1/8デューティ駆動）の範囲で選択レベルが出力されることとなる。このような駆動を行なうと、図5（b）及び図5（c）に示すように、4行表示の液晶表示パネル1の画面上部の2行または1行に偏って表示され、見た目が悪くなる。図5（a）は、1/32デューティ駆動の場合の4行表示例を示す。

【0024】そこで、この実施例では、2行表示や1行表示を行なう場合には、図6と図7にそれぞれ示すように、コモン駆動信号COM1～COM8までの選択駆動をスキップし、COM9からCOM24（1/16デューティ駆動）又はCOM9からCOM16（1/8デューティ駆動）までの範囲で選択レベルを出力することで、図8（b）及び図8（c）に示すように液晶表示パネル1の画面中央部に選択的に表示を行なうように、コモンシフトレジスタ15を動作させている。しかもこの場合、画面中央部の表示エリア以外の非表示行は常時非選択レベルで交流駆動を行なうことで、液晶に直流バイアスが印加されて液晶が劣化し表示が黒ずんでしまうのを回避することができるようにしている。尚、図8（a）は1/32デューティ駆動の場合の4行表示例を示す。

【0025】図9は、低デューティ駆動時の画面中央部に表示を行う為の詳細な実現方法を示す。図1のインストラクションレジスタ5は、駆動デューティ値が設定される駆動デューティ選択レジスタ34と、表示画面中央部に選択的に表示を行うことを指示するセンタリング指定レジスタ31とを含む。マイクロプロセッサ3は、上記駆動デューティ選択レジスタ34とセンタリング指定レジスタ31とに所定の値を設定する。液晶表示制御装置2は、駆動デューティ選択レジスタ34に設定された駆動デューティ値に基づいて、タイミング発生回路10で形成されるコモンシフトレジスタ15のシフトクロック信号の周期を調整する。例えば、4行表示から2行表示に駆動デューティが変更された場合、フレーム周期を一定に制御するため、上記シフトクロックの周期は2倍とされる。さらに1行表示に駆動デューティが変更された場合、上記シフトクロックの周期は4倍とされる。

【0026】センタリング指定レジスタ31の設定値はシフト制御回路35に供給されており、シフト制御回路

35は、通常の全面表示（4行表示）の際にはフリップフロップF/F1からF/F32まで順番に「1」をシフトさせて行くことでコモンドライバ16から時分割に選択レベルのコモン信号を出力させるとともに、待機時にはセンタリング指定レジスタ31の設定値に基づいて、例えばフリップフロップF/F9からF/F24まで順番に「1」をシフトさせて行くことでコモンドライバ16から中央の2行分のコモンラインへ選択レベルのコモン信号を時分割的に出力させる。

【0027】図10には、設定された駆動デューティ値に基づいてコモンシフトレジスタ15のシフトクロック信号の周期を、フレーム周期を一定にするように調整したときの詳細なタイミング図が示されている。この実施例の液晶表示制御装置2においては、センタリング表示指定レジスタ31で指示された情報とタイミング発生回路10で生成されたシフトクロックを、コモンシフトレジスタ15内のシフト制御回路35（図9）に入力し、32ケのフリップフロップ（F/F1～F/F32）で構成されるシフトレジスタを制御する。例えば4行表示の場合には、F/F1からF/F32まで選択情報を順次シフトすることで、全面表示を行う。一方、画面中央部の2行に表示を行う場合は、F/F9からシフトを開始してF/F24でシフトを終了する。この際、F/F1～F/F8及びF/F25～F/F32のフリップフロップは常時リセットされ、シフトは行わない。また画面中央部の1行に表示を行う場合は、F/F9からシフトを開始してF/F16でシフトを終了する。この際、F/F1～F/F8及びF/F17～F/F32のフリップフロップは常時リセットされ、シフトを行わない。

【0028】一般的に駆動デューティを低くすると、各ラインの選択時間が長くなり、パネル全体の表示が点灯しやすくなる。従って、低デューティ駆動に変更した後も、変更前と同じ見た目（コントラスト）を維持するためには、液晶駆動電圧と駆動バイアスを下げる必要がある。また、この低デューティ駆動化により、液晶駆動電圧を下げることで、消費電力を低減できるメリットも生じる。特にシステム電源40の電源電圧より高い液晶駆動電圧を必要とする液晶表示制御装置では、システム電源電圧を昇圧して液晶駆動電圧を発生させる必要がある。この場合、液晶駆動系の回路（11～18）に流れる電流が、昇圧回路11を介して供給される場合、システム電源側から見た消費電流は、昇圧倍率に応じて、例えば、2倍、3倍となる。しかも、昇圧回路11での昇圧効率は、高倍率になるほど悪くなる。従って、昇圧回路11を介して液晶駆動系の回路（11～18）に電流を供給する場合、必要最小限度に昇圧倍率を下げた方が消費電流を抑えることができ有利である。

【0029】さらに、この実施例においては、2行表示あるいは1行表示のため駆動デューティを1/2、1/4に下げたときに、各コモン信号の選択レベルの期間を

それぞれ2倍、4倍となるようにしている。これによって、1フレームの周波数を変えることなく駆動デューティを下げることができる。つまり単に駆動デューティのみを下げるとフレーム周波数が増大して画質の低下を招くおそれがあるが、この実施例においては、フレーム周波数を変えることなく駆動デューティを下げているので、画質の低下を回避できる。

【0030】なお、駆動デューティを $1/2$ 、 $1/4$ に下げたときに各コモン信号の選択レベルの期間をそれぞれ2倍、4倍にする制御は、タイミング発生回路10からコモンシフトレジスタ15に供給されるクロックの周波数をそれぞれ $1/2$ 、 $1/4$ に下げることによって簡単に実現することができる。このように、駆動デューティを $1/2$ 、 $1/4$ に下げたときに、クロックの周波数を下げようとしているため、CMOS回路で構成されている内部回路の動作周波数が下がり、消費電力も下がるという利点もある。

【0031】図11に液晶駆動系の回路(11~18)を示す。昇圧回路11は、入力電圧端子Vciから供給された基本電圧を最大3倍まで昇圧してVLOUT端子に出力する。C1、C2はチャージポンプ方式で昇圧を行うためのコンデンサ、C3は電源安定化用のコンデンサである。この実施例では昇圧回路11に対応して昇圧倍率選択レジスタ33が設けられており、マイクロプロ

セッサ3がインストラクションレジスタ5内の昇圧倍率選択レジスタ33に所望の昇圧倍率を設定することで、昇圧回路11のVLOUT出力の昇圧倍率を1倍から3倍まで任意に変更することができるように構成されている。

【0032】特に、制限されないが、上記昇圧倍率選択レジスタ33は、インストラクションレジスタ5内に設けられている。Vciは電源電圧Vcc(例えば3V)を抵抗分割して得られるVccよりも低い電圧(例えば2.8V)でも良い。電源電圧Vccよりも低い電圧を昇圧回路11の基本電圧Vciとしているのは、この実施例の液晶表示パネル1を駆動する場合、液晶駆動電圧は最も高いデューティで駆動する場合にも8V程度で良いとともに、前述したように、昇圧電圧が高いほど消費電力が多くなるので、昇圧倍率を最大の3倍したときに得られる電圧が高くなりすぎないようにするためである。

【0033】図12に昇圧回路11の具体的な回路構成例を、表1に昇圧倍率選択レジスタ33の設定値と昇圧回路11のVLOUT出力状態との関係を、また、図13に各昇圧電圧発生時の動作原理を示す。

【0034】

【表1】

昇圧倍率選択 レジスタ設定		昇圧回路11の出力レベル(VLOUT)
BT1	BT0	
0	0	昇圧回路停止。VLOUTは"GND"レベルを出力する。
0	1	1倍昇圧動作。VLOUTは"Vci"レベルを出力する。
1	0	2倍昇圧動作。VLOUTは"Vci"の2倍の昇圧レベルを出力する。
1	1	3倍昇圧動作。VLOUTは"Vci"の3倍の昇圧レベルを出力する。

図12に示すように、昇圧回路11は、外部端子T1、T2間に接続されたコンデンサC1と、外部端子T3、T4間に接続されたコンデンサC2と、電圧入力端子Tvc iと昇圧電圧出力端子Tou tと上記外部端子T1~T4との間に接続されたスイッチS0~S9とにより構成されている。この昇圧回路11は、1倍昇圧出力時には図12(A)のように、スイッチS0のみがオンされて入力電圧Vciがそのまま出力電圧VLOUTとして端子Tou tより出力される。

【0035】一方、2倍昇圧や3倍昇圧出力時には、先ず図12(B)のようにスイッチS2、S4、S7、S9がオンされてコンデンサC1、C2がそれぞれVciに充電される。次に、2倍昇圧のときは図12(C)のように、スイッチS1、S3、S6、S8がオンされることによって、図13(A)のように2つのコンデンサC1、C2が並列形態に接続されるとともに、充電時に接地電位が印加されていた端子が電圧入力端子に接続されてVciが印加されることで $2 \times Vci$ の電圧を出力

する。また、3倍昇圧のときは図12(D)のように、スイッチS1、S5、S8がオンされることによって、図13(B)のように2つのコンデンサC1、C2が直列形態に接続されるとともに、充電時に接地電位が印加されていた端子が電圧入力端子に接続されてVciが印加されることで $3 \times Vci$ の電圧を出力する。

【0036】上記のように、昇圧回路11の昇圧出力倍率を任意に設定できるようにすることで、液晶を駆動するのに低い電圧で良い場合には昇圧出力を必要最小限度に下げることにより、液晶駆動電源回路としての駆動バイアス回路18や電源回路17の動作電圧を下げることで、その結果、装置2の消費電流を大幅に抑えることができる。

【0037】次に、上記昇圧回路11の昇圧倍率の具体的な設定方法を説明する。例えば、 $1/32$ デューティ駆動で4行表示を行う場合の液晶駆動電圧を8Vとすると、システム電源電圧が3Vの場合には昇圧回路11は

3倍の昇圧を行う必要がある。そのため、3倍の昇圧倍率を指示するためのデータが昇圧倍率選択レジスタ33に設定される。一方、システムの待機時、例えば、1行のみを表示すれば十分である場合にも、1/32デューティ駆動のままでは、液晶駆動電圧も3倍昇圧で8Vのままであり、装置2の消費電流は低減できない。そこで、駆動デューティ選択レジスタ34に1/8デューティ駆動を指示するデータが設定されてデューティ比が変更されるとともに、レジスタ33に例えば2倍の昇圧倍率を指示するデータが設定され、液晶駆動電圧が5V程度に低減する。これにより、昇圧倍率選択レジスタ33で昇圧回路11を2倍昇圧に変更させても十分な液晶駆動電圧が得られることになり、3Vのシステム電源40から見た消費電流を約2/3に低減することが可能となる。

【0038】また、液晶駆動デューティを変更した場合に良好なコントラストを得るためには、駆動バイアス比を最適化するのが望ましい。一般的に、駆動デューティを1/Nとすると最良のコントラストを得るための最適駆動バイアス比Bは、

$$B = 1 / (\sqrt{N} + 1)$$

となる。例えば、1/8デューティと、1/16デューティと、1/32デューティでの最適駆動バイアスは、それぞれ1/4バイアス、1/5バイアス、1/6.7バイアスとなる。

【0039】図14に液晶駆動バイアス回路18の実施例を、また表2に各バイアスモードにおける液晶バイアス選択レジスタ32の設定状態と、回路内のスイッチSW1～SW9のオン/オフ状態との関係を示す。特に制限されないが、液晶バイアス選択レジスタ32はインストラクションレジスタ5内に設けられている。なお、表2において「—」はオフ状態を表している。この実施例の液晶表示制御装置2は、マイクロプロセッサ3がインストラクションレジスタ5内の液晶バイアス選択レジスタ32で駆動バイアスを設定することで、液晶駆動バイアス回路18内の駆動バイアス比を任意に変更することができる。

【0040】

【表2】

駆動デューティ 選択レジスタ	BS2	0	0	0	0	1
	BS1	0	0	1	1	0
	BS0	0	1	0	1	0
液晶駆動デューティ		1/6bias	1/5bias	1/4bias	1/3bias	1/2bias
スイッチ 切り換え	SW1	ON	ON	—	—	—
	SW2	—	ON	—	—	—
	SW3	—	—	ON	—	—
	SW4	ON	ON	ON	ON	—
	SW5	—	—	—	ON	—
	SW6	—	—	—	ON	—
	SW7	—	—	—	—	ON
	SW8	—	—	—	—	ON
	SW9	—	—	—	—	ON

図14において、V1とGNDがセグメント電極およびコモン電極の選択レベル、V2とV5がコモン電極の非選択レベル、V3とV4がセグメント電極の非選択レベルである。上記のように、非選択レベルが2組あるのは非点灯のドットに対応したコモン電極とセグメント電極にV2とV3またはV5とV4を交互に印加して交流駆動することで液晶の劣化を防止するためである。

【0041】なお、図14において、VRはコントラスト調整用の可変抵抗である。図示しないが、この可変抵抗VRの抵抗調整量を設定するレジスタをインストラクションレジスタ5内に設けて、そのレジスタ値によって可変抵抗VRの抵抗値を変化させて液晶表示パネルのコントラストを調整するように構成しても良い。

【0042】図15(A)～図15(D)は、上記実施例の液晶表示制御装置2を液晶表示パネルと共に携帯電話機に搭載する場合の実装例を示す。このうち図15

(A)は、液晶表示パネル1を構成するガラス基板の裏面に半導体集積回路として構成された上記実施例の液晶表示制御装置チップ2および外付けのコンデンサCや抵抗Rを搭載したボード50を接合し、このボード50にヒートシールと呼ばれる配線51を介して操作パネルを構成するキーマトリックス基板52を接続するようにしたものである。なお、53はマイクロプロセッサチップ3を搭載したMPUボードで、MPUボード53とキーマトリックス基板52とは特に制限されないがシリアル通信線54で接続されている。

【0043】また、図15(B)は、携帯電話機の操作パネルを構成するキーマトリックス基板52上に液晶表示制御装置チップ2および外付けのコンデンサCや抵抗Rを搭載し、ヒートシール51を介して液晶表示パネル1をキーマトリックス基板52に接続するようにしたものである。

【0044】図15(C)は、操作パネルを構成するキーマトリックス基板52上に外付けのコンデンサCや抵抗Rを搭載し、キーマトリックス基板52と液晶表示パネル1との間を液晶表示制御装置チップ2を搭載したT

C P (Tape Carrier Package) 51' によって接続するようにしたものである。

【0045】図15(D)は、操作パネルを構成するキーマトリックス基板52上に外付けのコンデンサCや抵抗Rを搭載し、液晶表示制御装置チップ2は液晶表示パネル1を構成するガラス基板上に実装して液晶表示パネル1とキーマトリックス基板52とをヒートシール51で接続するようにしたものである。

【0046】図16には、液晶表示制御装置2の端子配置例および液晶表示パネル1と液晶表示制御装置2との接続例を示す。図16に示すように、この実施例の液晶表示制御装置2は、コモン信号COM1~COM32を出力する端子がチップの左右(短い方の辺)に半分ずつ分けて配置され、長い方の一辺にセグメント信号を出力する端子が配置されている。また、長い方の辺の他方には、電源端子や外付け端子、マイクロプロセッサとの間で信号のやりとりを行なう入出力端子が設けられている。このような端子配列をとるとともに、前述したように、セグメントシフトレジスタ12およびコモンシフトレジスタ15が双方向シフトレジスタによって構成されていることにより、液晶表示制御装置チップ2を液晶表示パネル1の上下のいずれの位置にも、さらにチップを裏返した状態で配置しても、コモン信号線とセグメント信号線を交差させることなく互いに接続することができる。

【0047】以上説明したように、上記実施例は、液晶表示制御装置内にマイクロプロセッサから書き替え可能な駆動デューティ選択レジスタと駆動バイアス選択レジスタとを設け、液晶表示パネルの全面表示から一部の行のみの表示に切り替える場合、上記駆動デューティ選択レジスタと駆動バイアス選択レジスタの設定値を変更することで、液晶表示パネルの一部に選択的に低電圧、低デューティ駆動で表示を行なうようにしたので、マイクロプロセッサより液晶表示パネルの一部のみを選択的に低デューティで駆動できるため、内部シフトレジスタの動作周波数及び液晶駆動電圧を下げることで、液晶表示制御装置全体のトータル消費電流を抑えることができる。また、駆動デューティの変更に伴い、最適駆動バイアスも変更することができ、コントラストの低下を防止することができるという効果がある。

【0048】さらに、昇圧回路における昇圧出力倍率を設定可能な昇圧倍率選択レジスタを設け、低デューティ化に伴って昇圧回路の昇圧出力倍率を低く設定可能にしたので、昇圧出力電圧を必要最小限度に下げることができ、これにより、液晶駆動電源回路の動作電圧を下げることで、昇圧回路の効率を向上させることができ、半導体集積回路装置2の消費電流を抑えることができるという効果がある。

【0049】また、液晶表示制御装置内にセンタリング表示指定レジスタを設けるようにしたので、待機時の一

部行表示を最も見易い位置、例えば、液晶表示パネル中央部分に指定することができるという効果がある。

【0050】以上本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は上記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。例えば、上記実施例では、1ラインずつ順次時分割で駆動する方式の液晶表示制御装置について説明しているが、複数ラインを同時に順次選択する駆動方式の液晶表示制御装置に適用することも可能である。また、上記実施例では待機時の一部行の表示位置を画面の中央に設定するようにした場合について説明したが、待機時の表示位置を設定するためのレジスタを設けて、任意の位置に表示できるように構成することも可能である。

【0051】さらに、上記実施例では、液晶表示パネルの表示部が4文字行表示可能なドットマトリックスで構成されている場合について説明したが、コモンドライバの本数を変えることで3文字行あるいは5文字行以上表示可能な液晶表示パネルを駆動する液晶表示制御装置にも適用することができる。また、携帯電話機等においては、アンテナマークや受信レベルを示すマーク等が表示されるピットグラムが画面上部あるいは下部に設けられることがあり、これらは一般にマークに対応した形状の電極で構成されるが、ピットグラムに対応してコモン信号を1つあるいは2つ余計に出力できるように液晶表示制御装置のコモンドライバを構成すればよい。この場合、ピットグラムに対応するコモン信号のみを選択的に駆動し、文字表示部分を常時非選択駆動することで、1/1デューティ(スタティック)駆動、又は、1/2デューティなど、さらに低デューティ駆動も可能となる。

【0052】また、以上の説明では主として、本発明の利用分野である液晶表示制御装置に適用して述べたが、本発明はこれに限定されるものではなく、蛍光表示管表示、プラズマディスプレイ表示などの各種表示装置の駆動制御に利用することができる。

【0053】

【発明の効果】本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば下記の通りである。

【0054】即ち、複数の表示行を制御する液晶表示制御装置において、システムの待機時などに全ての表示行に表示させる必要がない場合に、消費電流を低減することができる。また、これらの制御を全てマイクロプロセッサがソフトウェアで制御することができるため、システムの動作状態に応じ、必要最小限度の消費電流で液晶駆動を行うことができる。

【図面の簡単な説明】

【図1】本発明の一実施例に係わる液晶表示システムのブロック図である。

【図2】1/32デューティ駆動(4行表示)時のコモ

ンドライバ出力波形である。

【図3】COM1から1/16デューティ駆動（2行表示）時のコモンドライバ出力波形である。

【図4】COM1から1/8デューティ駆動（1行表示）時のコモンドライバ出力波形である。

【図5】図5（a）、図5（b）、図5（c）は、COM1から1/32、1/16、1/8デューティ駆動したときの液晶表示パネル上での表示例である。

【図6】COM9から1/16デューティ駆動（2行表示）時のコモンドライバ出力波形である。

【図7】COM9から1/8デューティ駆動（1行表示）時のコモンドライバ出力波形である。

【図8】図8（a）、図8（b）、図8（c）は、COM9から1/32、1/16、1/8デューティ駆動したときの液晶表示パネル上での表示例である。

【図9】表示パネル中央部に表示するためのコモンシフトレジスタの詳細な回路図である。

【図10】表示パネル中央部に表示するためのコモンシフトレジスタの出力波形タイミングである。

【図11】液晶駆動電圧発生用昇圧回路と液晶駆動系の回路構成図である。

【図12】液晶駆動電圧発生用昇圧回路の具体例を示す回路図である。

【図13】液晶駆動電圧発生用昇圧回路の1倍から3倍までの昇圧動作原理である。

【図14】液晶駆動バイアス設定回路の具体的な回路構成図である。

【図15】図15（A）～図15（D）は、実施例の液晶表示制御装置を液晶表示パネルと共に携帯電話機に搭載する場合の実装例を示す概略構成図である。

【図16】図16（A）、図16（B）は、実施例の液晶表示制御装置の端子配置例および液晶表示パネルと液晶表示制御装置との接続例を示す概略構成図である。

【符号の説明】

1 マイクロプロセッサ（MPU：マイクロ・プロセッ

サ・ユニット）

2 液晶表示制御装置

3 液晶表示パネル

4 システムインタフェース

5 インストラクションレジスタ

6 アドレスカウンタ

7 表示メモリ（表示データRAM）

8 キャラクタジェネレータメモリ（CGROM）

9 並直変換回路

10 タイミング発生回路

11 昇圧回路

12 セグメントシフトレジスタ

13 ラッチ回路

14 セグメントドライバ

15 コモンシフトレジスタ

16 コモンドライバ

17 液晶駆動電源回路

18 液晶駆動バイアス回路

31 センタリング表示指定レジスタ

32 駆動バイアス選択レジスタ

33 昇圧倍率選択レジスタ

34 駆動デューティ選択レジスタ

40 システム電源

DB0～DB7 データバス信号

E リード／ライトイネーブル信号

R／Wリード／ライト選択信号

RS レジスタ選択信号

COM1～COM32 コモン駆動信号端子

SEG1～SEG80 セグメント駆動信号端子

CSF1～CSF32 コモンシフトレジスタのシフト出力信号

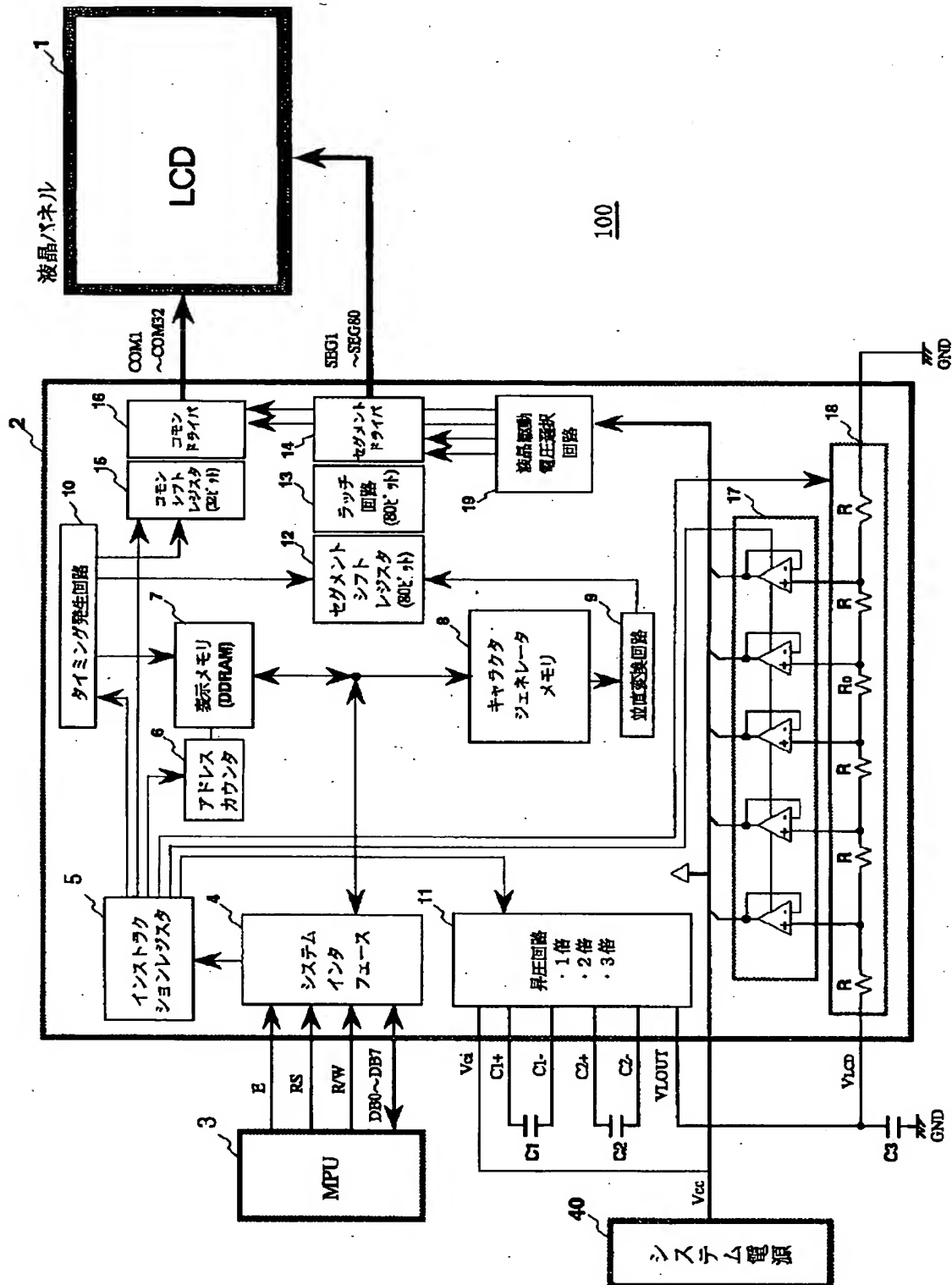
Vcc 電源電圧

GND グランド（接地）

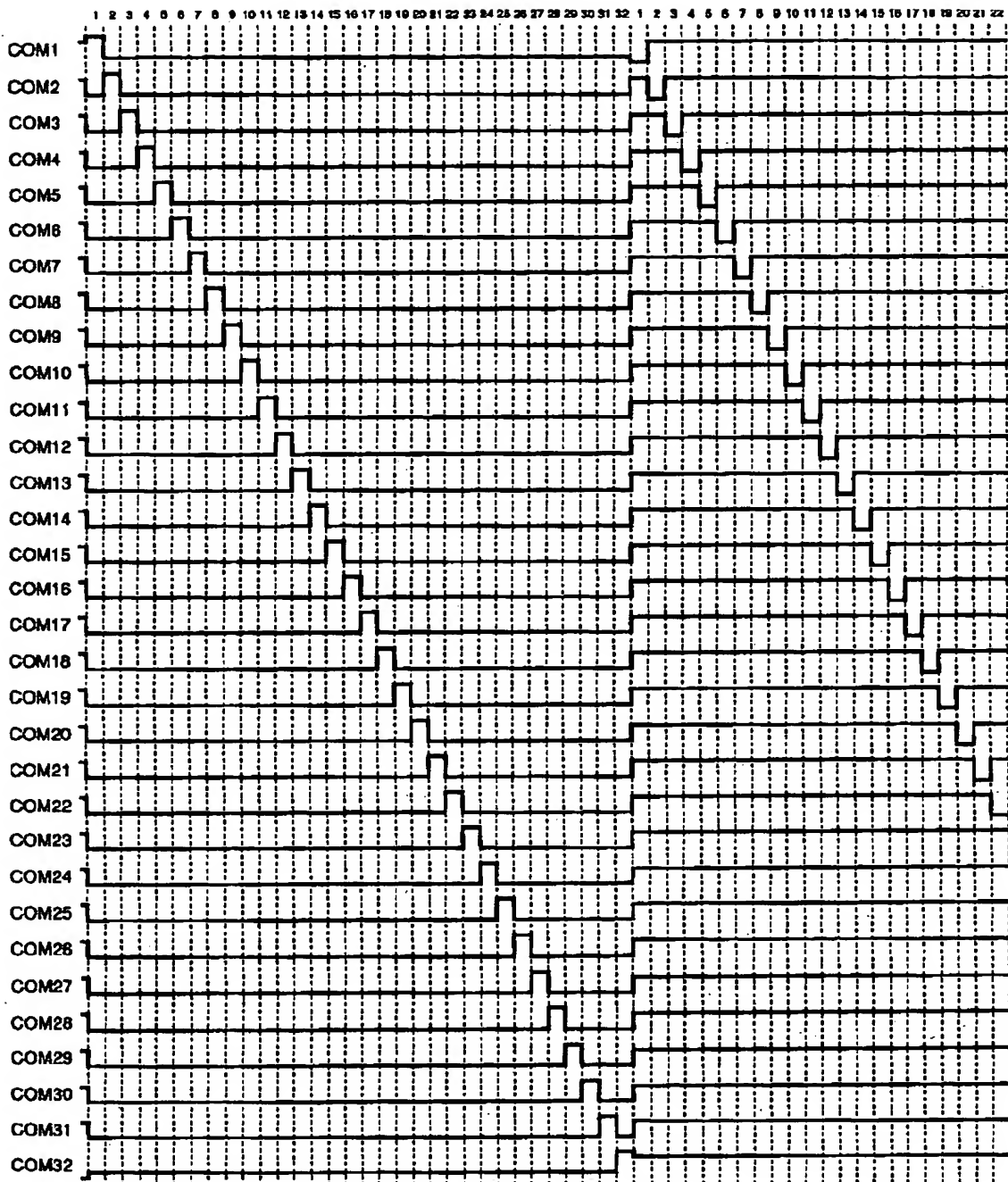
Vci 昇圧回路への昇圧基本電圧

VLOUT 昇圧電圧出力端子

100

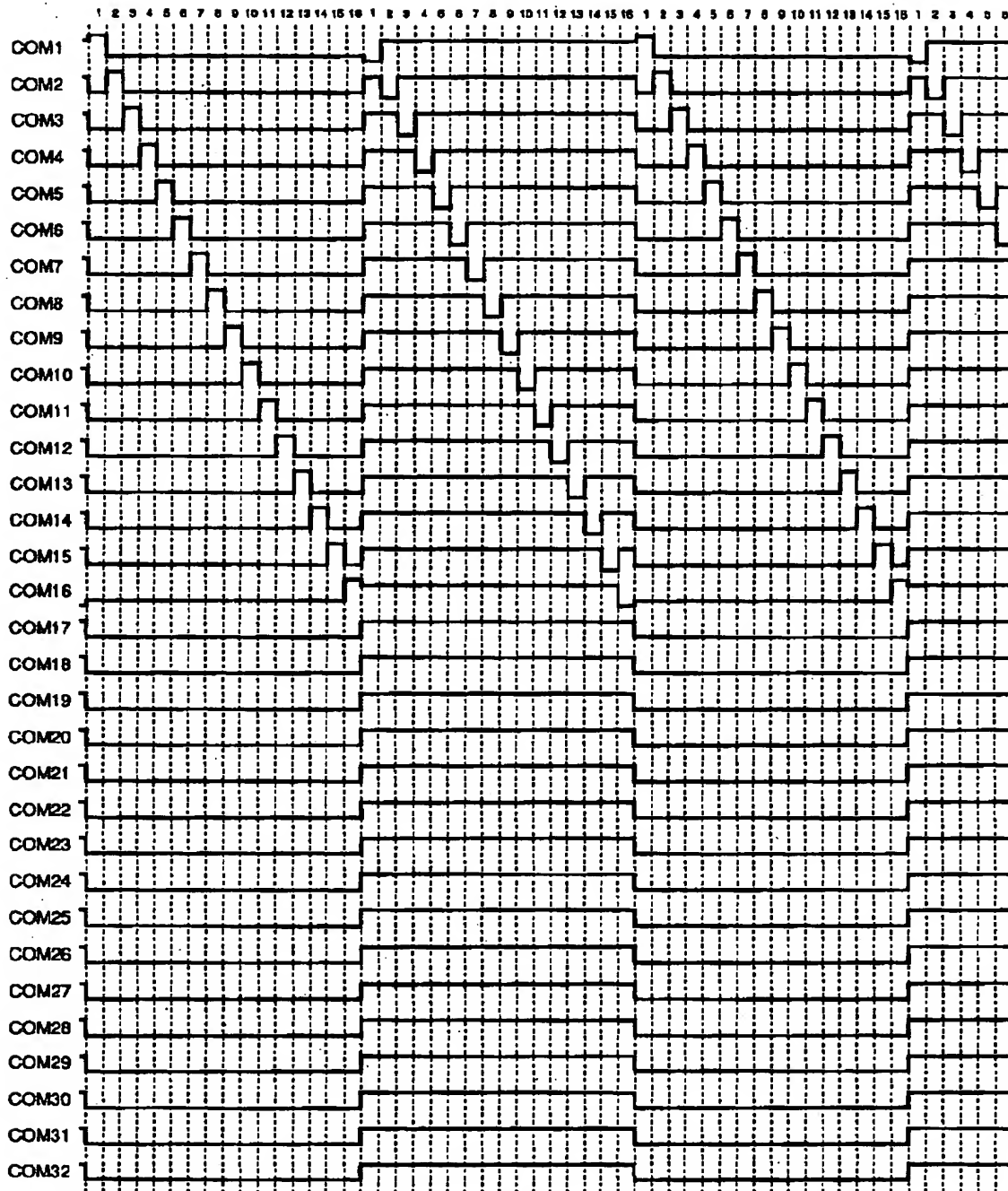


【図2】



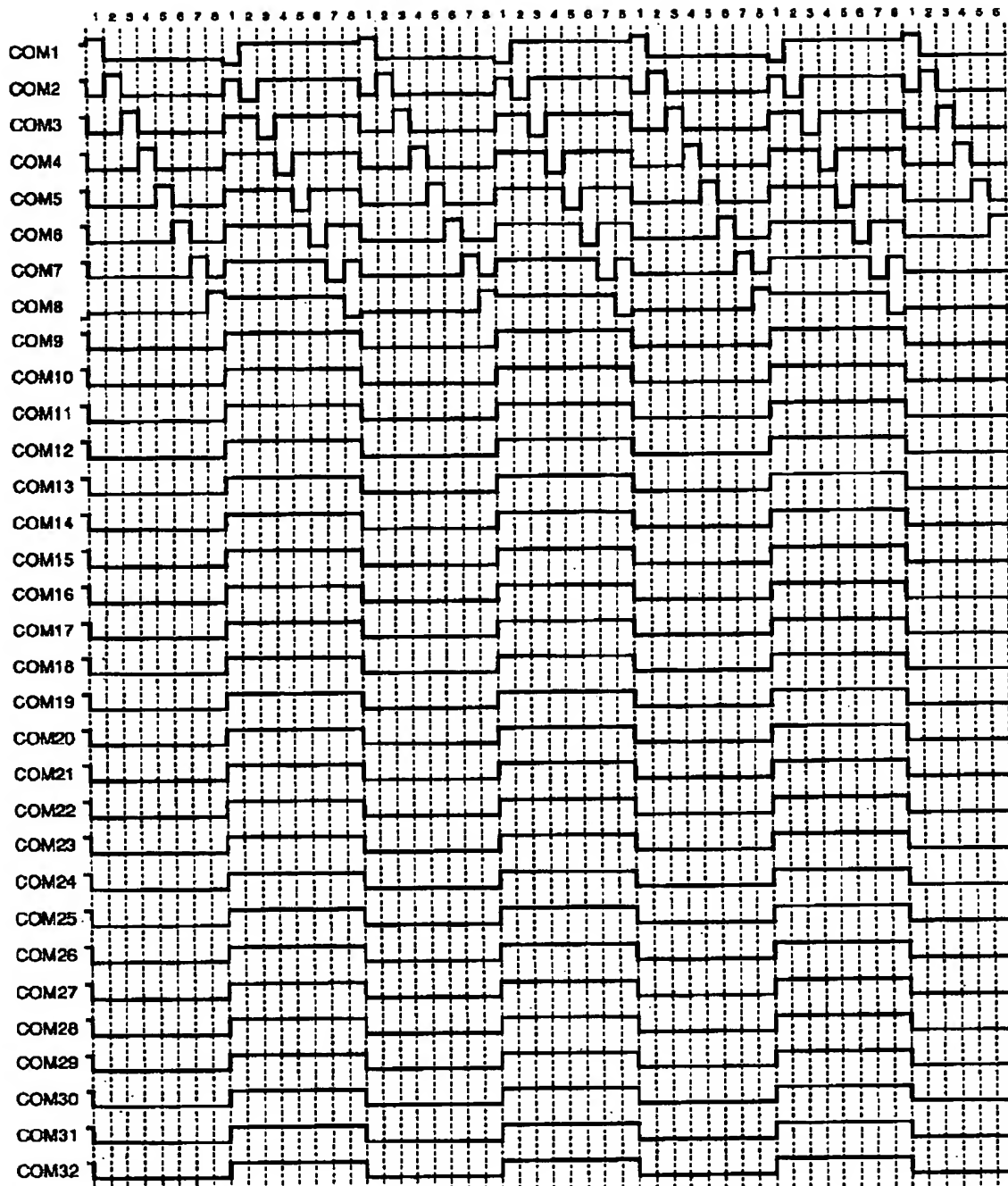
1/32 デューティ駆動

【図3】



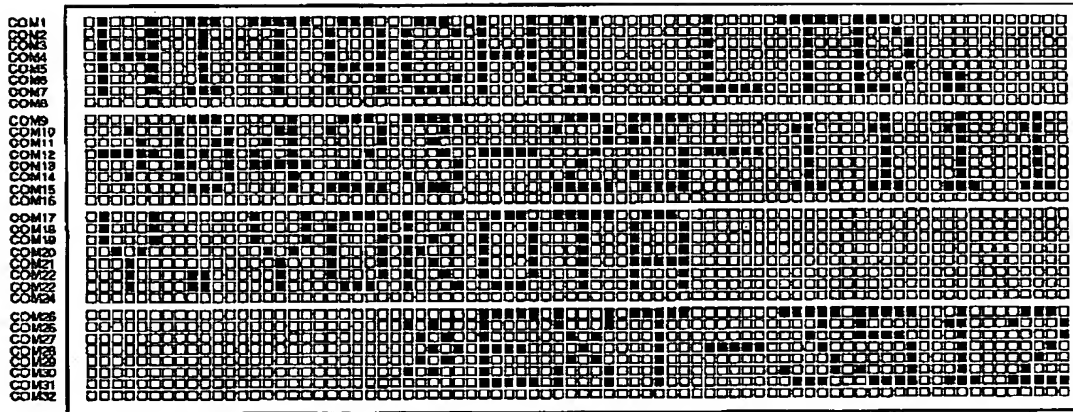
1 / 16 デューティ駆動 (COM1—COM16まで時分割駆動)

【図4】

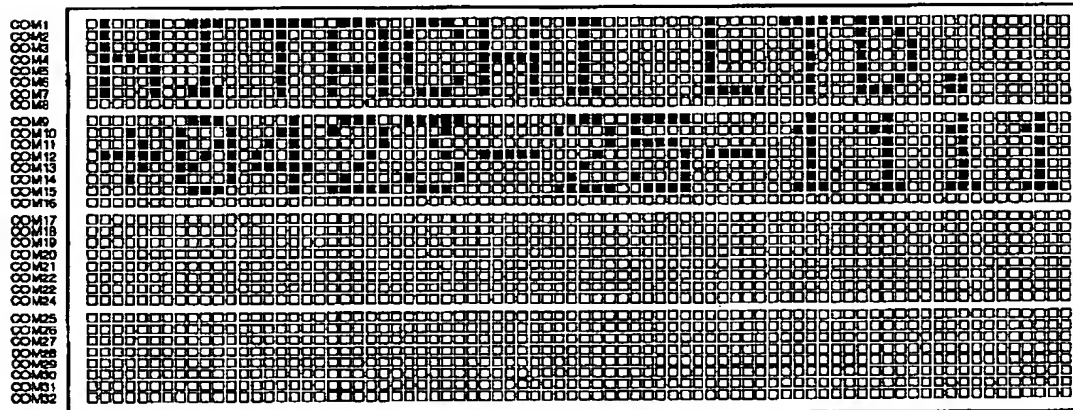


1 / 8 デューティ駆動 (COM1~COM8まで時分割駆動)

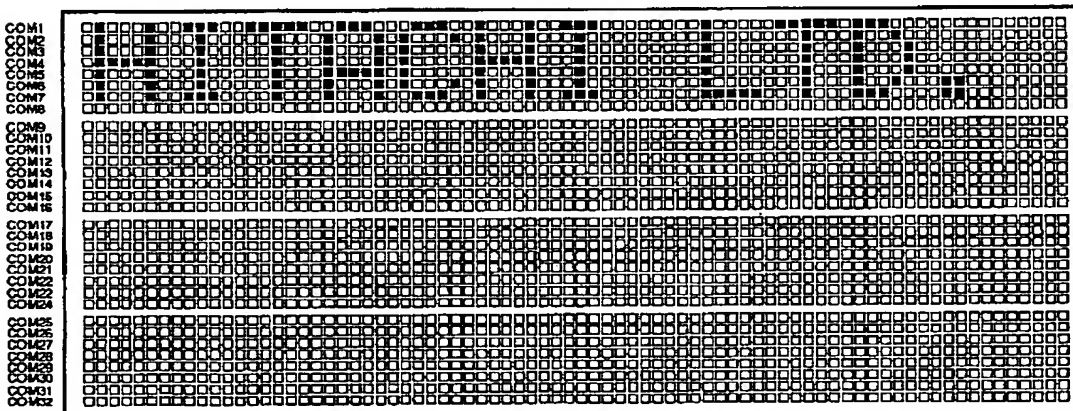
【図5】



(a) 1/32 デューティ駆動 (COM1~COM32まで時分割駆動)

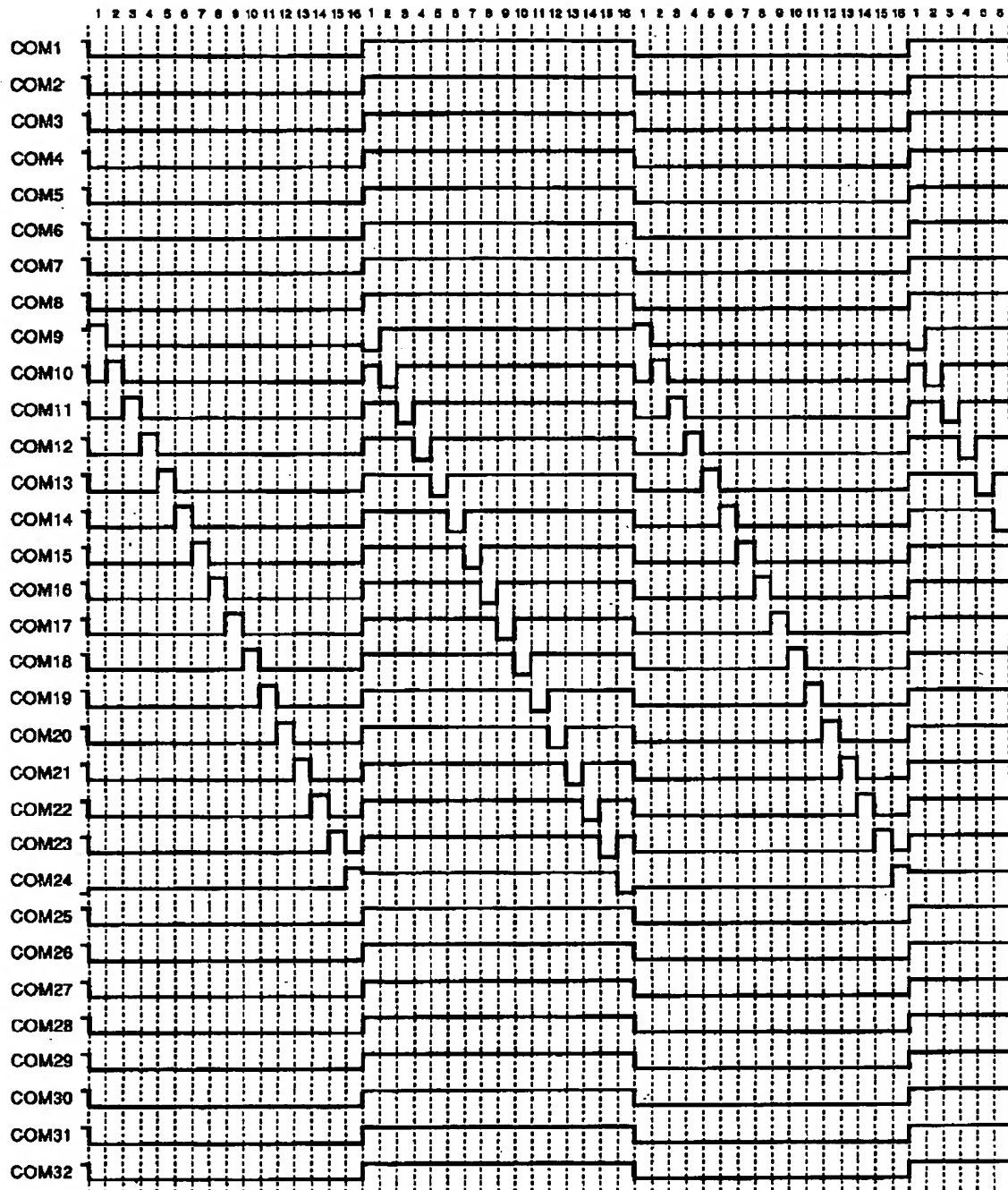


(b) 1/16 デューティ駆動 (COM1~COM16まで時分割駆動)



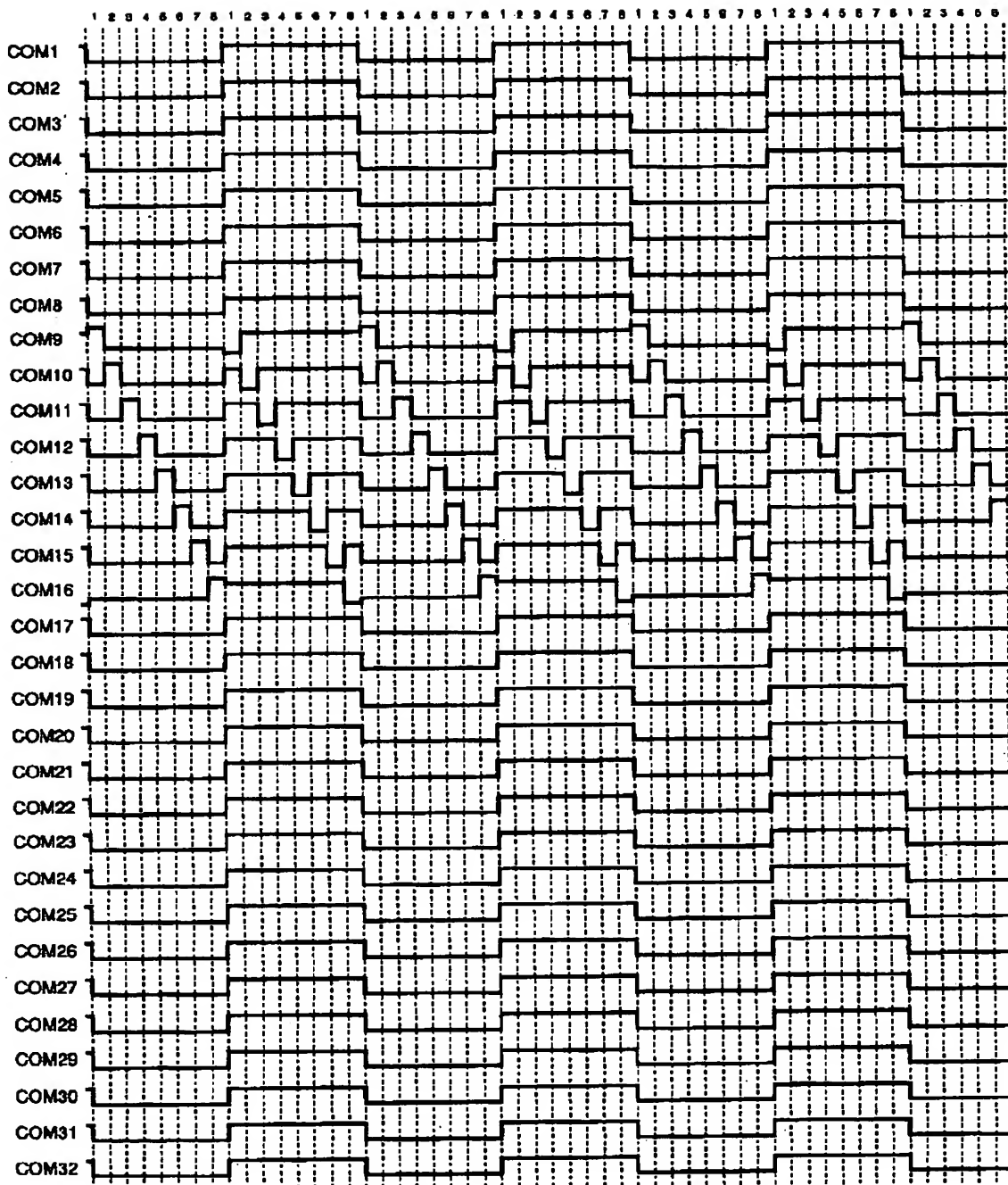
(c) 1/8 デューティ駆動 (COM1~COM8まで時分割駆動)

【図6】



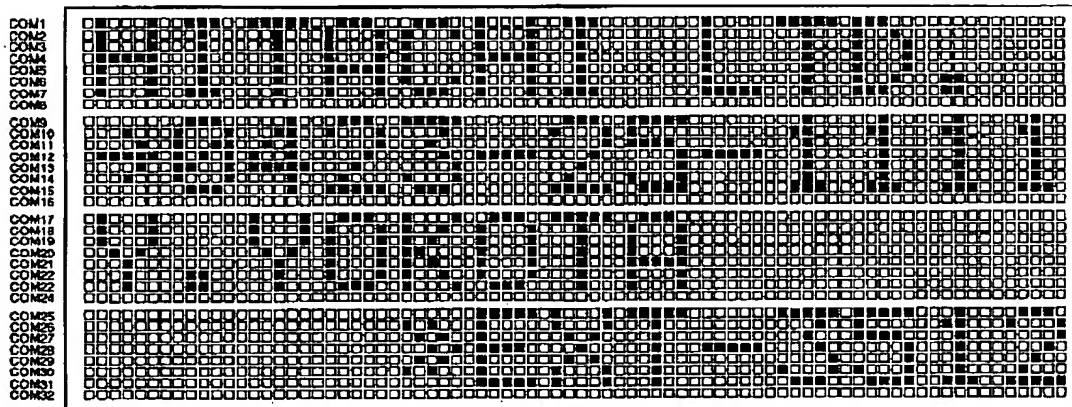
1/16 デューティ駆動 (COM9~COM24まで時分割駆動)

【図7】

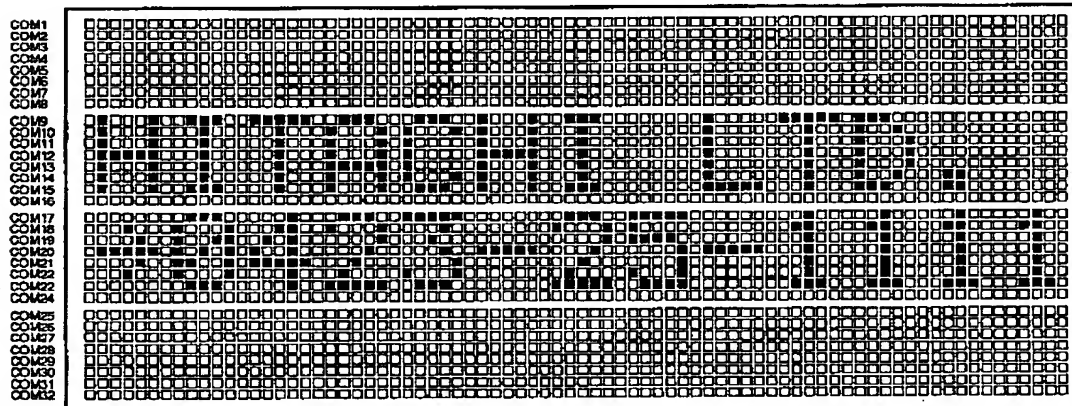


1/8 デューティ駆動 (COM9~COM16まで時分割駆動)

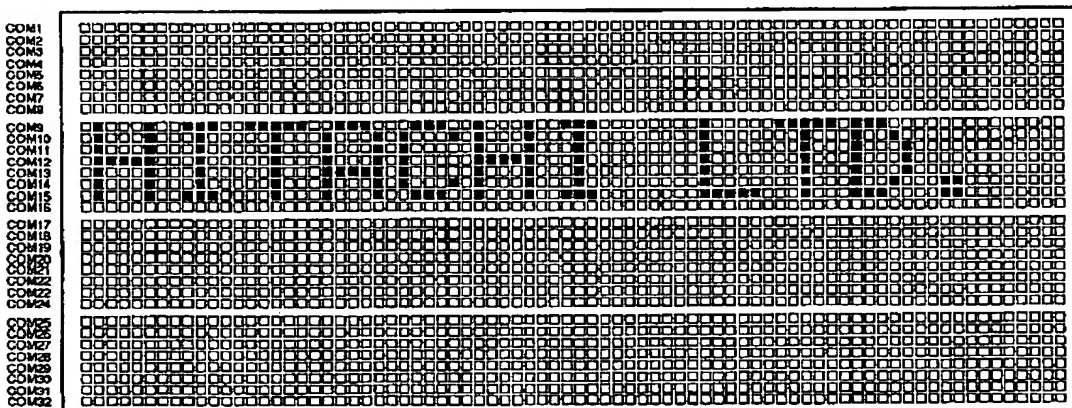
【図8】



(a) 1 / 32 デューティ駆動 (COM1~COM32まで時分割駆動)

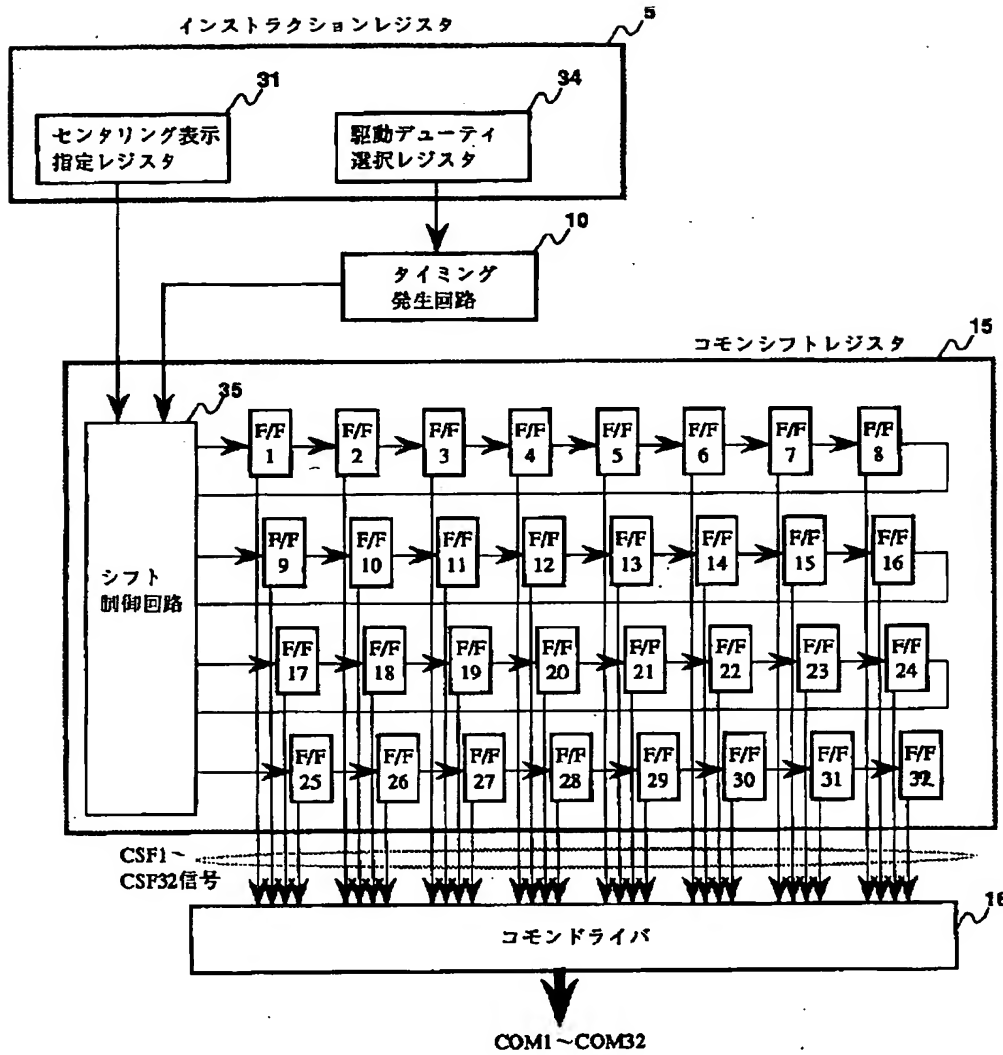


(b) 1 / 16 デューティ駆動 (COM9~COM24まで時分割駆動)

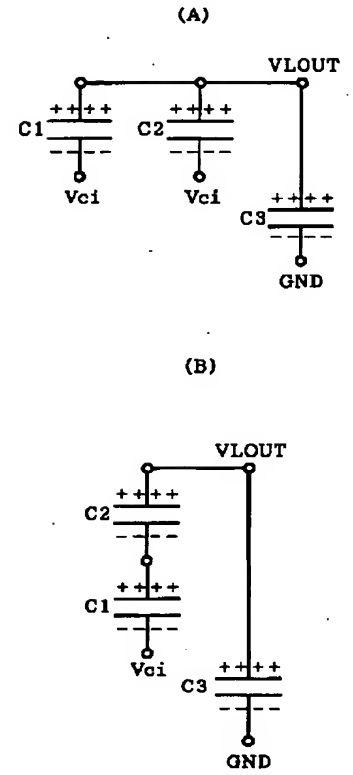


(c) 1 / 8 デューティ駆動 (COM9~COM16まで時分割駆動)

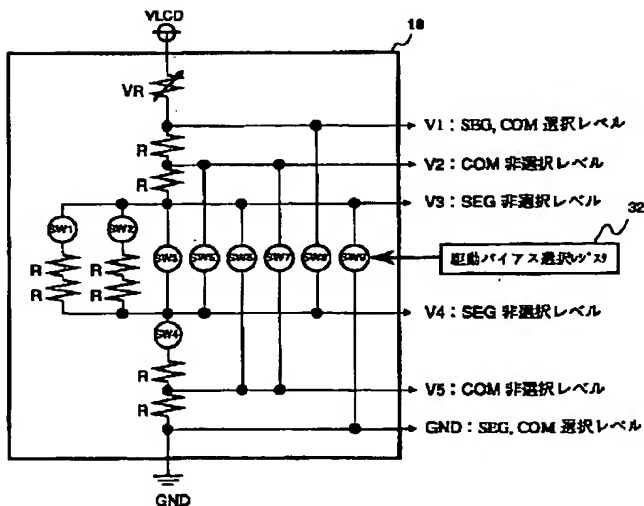
【図9】



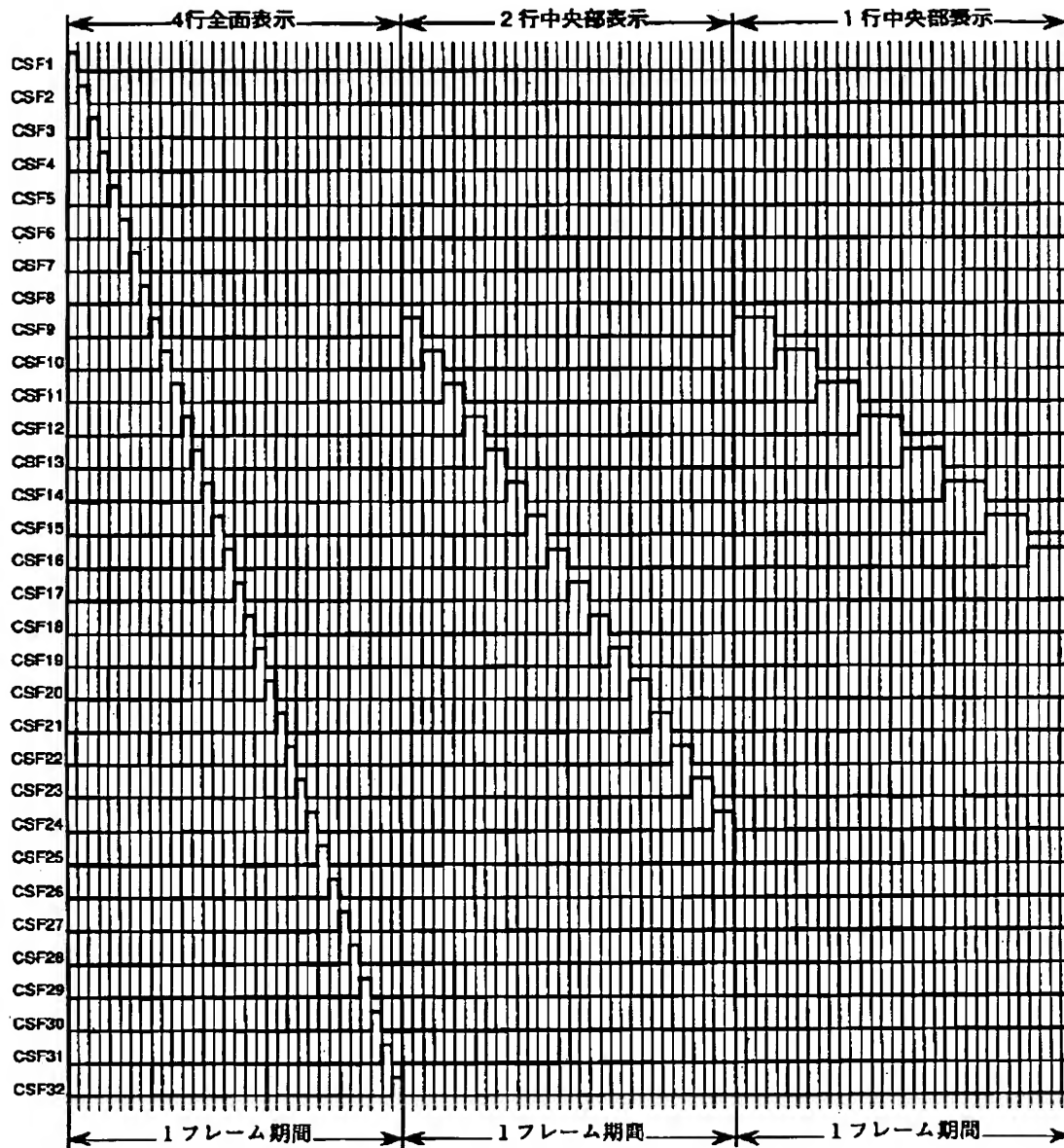
【図13】



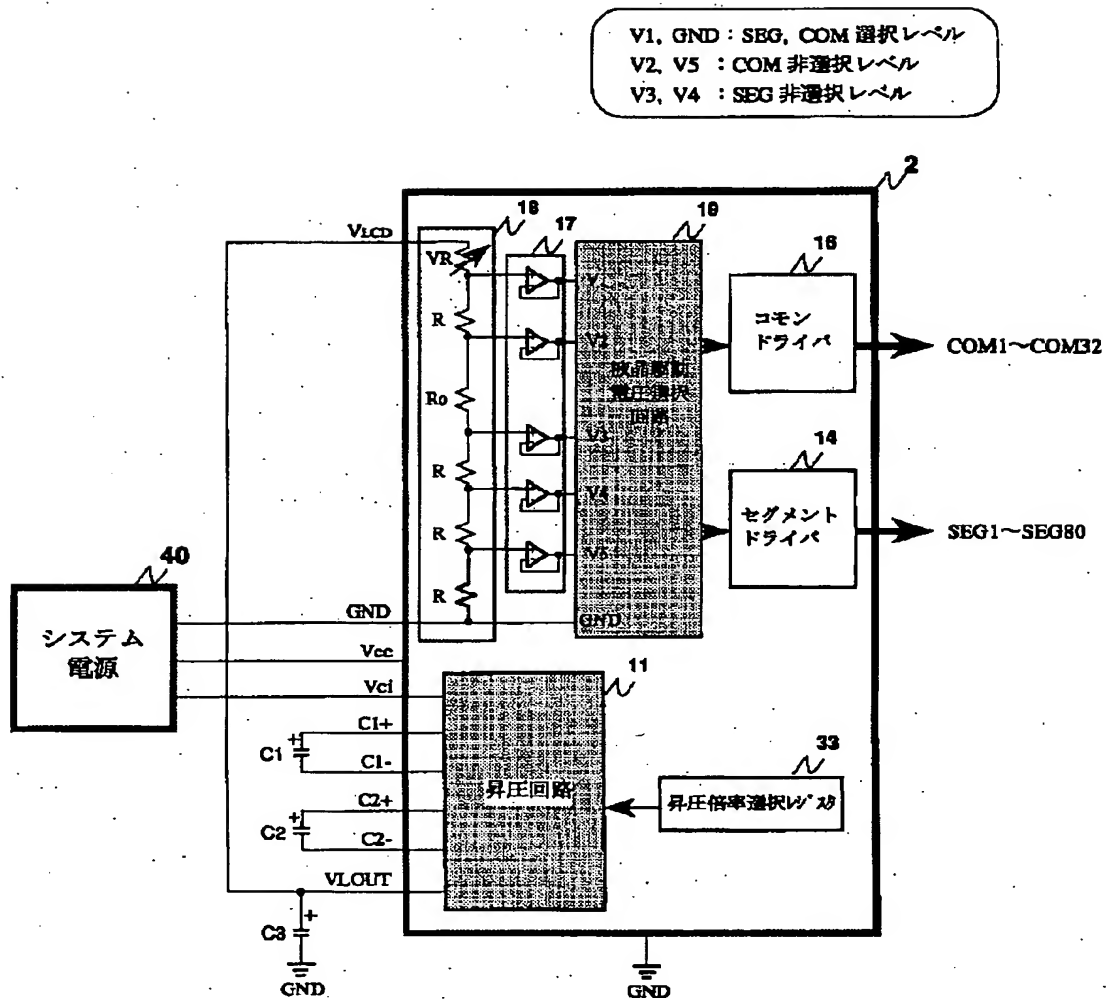
【図14】



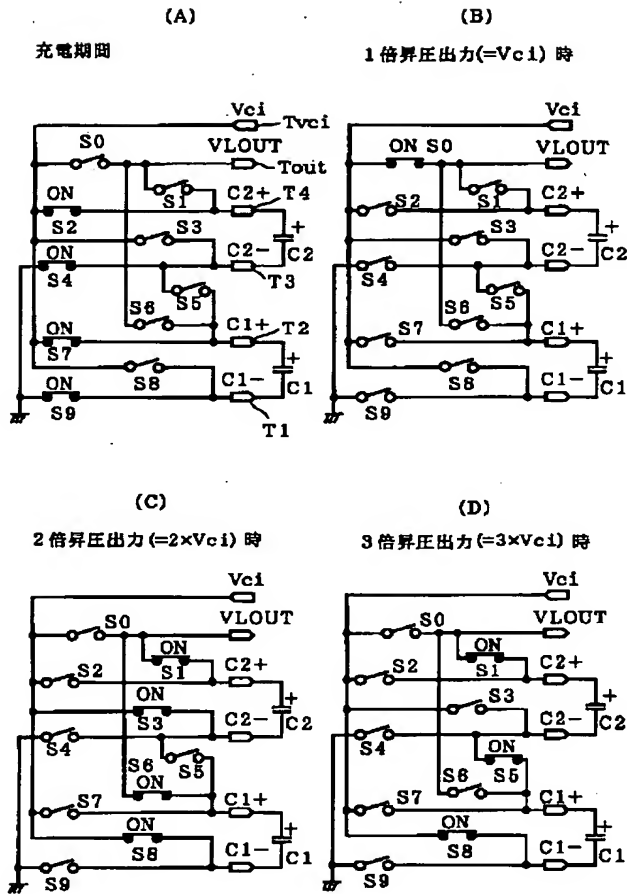
【図10】



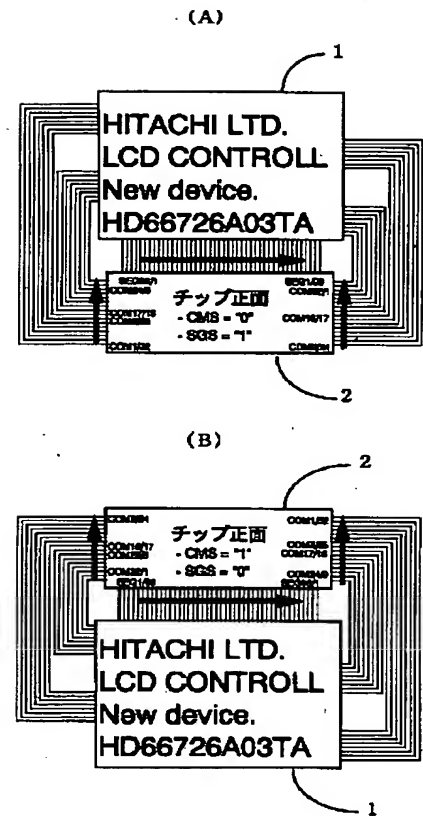
【図11】



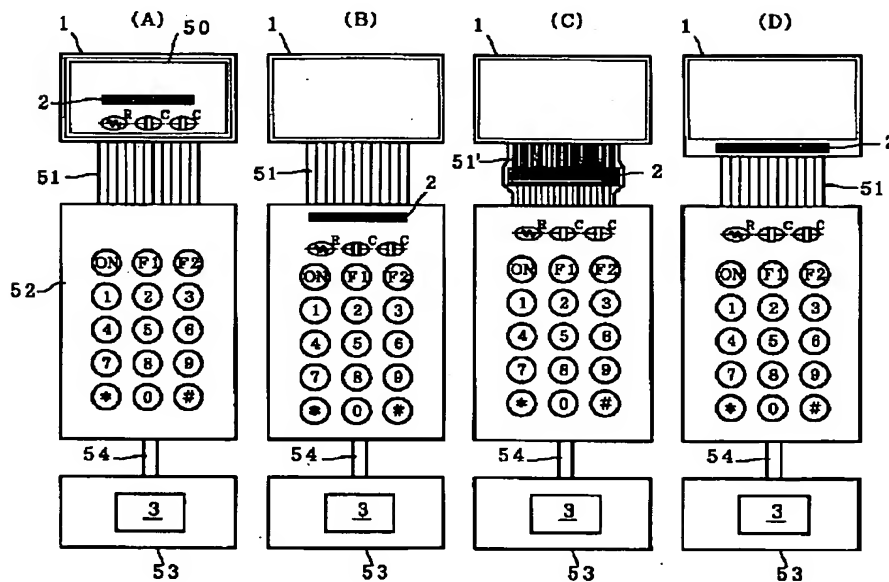
【図12】



【図16】



【図15】



フロントページの続き

(72)発明者 坂巻 五郎
東京都小平市上水本町五丁目20番1号 株式会社日立制作所半導体事業部内

(72)発明者 山本 勝彦
千葉県茂原市早野3681番地 日立デバイスエンジニアリング株式会社内

(72)発明者 米岡 卓
千葉県茂原市早野3681番地 日立デバイスエンジニアリング株式会社内

(72)発明者 樋口 和久
千葉県茂原市早野3681番地 日立デバイスエンジニアリング株式会社内

(72)発明者 杉山 公彦
千葉県茂原市早野3681番地 日立デバイスエンジニアリング株式会社内

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第6部門第2区分
 【発行日】平成15年8月15日(2003. 8. 15)

【公開番号】特開平10-214063
 【公開日】平成10年8月11日(1998. 8. 11)
 【年通号数】公開特許公報10-2141
 【出願番号】特願平9-16935
 【国際特許分類第7版】

G09G 3/36
 G02F 1/133 505

【FI】

G09G 3/36
 G02F 1/133 505

【手続補正書】

【提出日】平成15年5月1日(2003. 5. 1)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正内容】

【発明の名称】 液晶表示制御装置

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【特許請求の範囲】

【請求項1】 複数行を表示可能な液晶パネルの複数のコモン電極と複数のセグメント電極の駆動を制御し、前記液晶パネルの一部領域の表示を設定可能な液晶表示制御装置であって、
 前記液晶表示制御装置は、
 前記液晶表示制御装置の外部より供給される信号が入力されるインターフェース回路と、
 表示データRAMと、アドレスカウンタと、コモンドライバと、セグメントドライバと、
 前記セグメントドライバに供給する信号を保持するラッチ回路と、
 前記コモンドライバに信号を供給するシフトレジスタと、
 前記シフトレジスタに信号を供給する表示タイミング発生回路と、
 昇圧電圧を、前記複数のコモン電極に印加する駆動バイアス電圧に変換し、前記コモンドライバに供給する電圧変換回路と、
 前記液晶パネルの駆動デューティを設定する駆動デューティ設定レジスタと、

駆動バイアス比を設定するバイアスレジスタと、
 前記昇圧電圧の昇圧倍率を設定する昇圧倍率設定レジスタと、
 前記複数行のうち、一部領域に表示される任意の行のコモン電極に順次電圧を印加することを指定する表示行指定レジスタと、を有する液晶表示制御装置。

【請求項2】 請求項1に記載の液晶表示制御装置において、

前記電圧変換回路は、コモン電極に印加する選択レベルの電圧と非選択レベルの電圧を生成するスイッチ手段と抵抗手段とを有する液晶表示制御装置。

【請求項3】 請求項2に記載の液晶表示制御装置において、

前記複数行のうち表示されない行のコモン電極は、前記非選択レベルの電圧が印加される液晶表示制御装置。

【請求項4】 請求項1乃至請求項3のいずれかに記載の液晶表示制御装置において、

前記駆動バイアス比と、前記昇圧倍率とは、前記駆動デューティに応じて設定される液晶表示制御装置。

【請求項5】 請求項1乃至請求項4のいずれかに記載の液晶表示制御装置は、

前記昇圧電圧を生成する昇圧回路をさらに有し、
 前記昇圧回路は、前記液晶表示制御装置の外部に設けられるキャパシタと接続される端子を有する液晶表示制御装置。

【請求項6】 請求項5に記載の液晶表示制御装置において、

前記昇圧回路は、前記液晶表示制御装置の外部より供給される電圧を2倍または3倍に昇圧可能である液晶表示制御装置。

【請求項7】 請求項1乃至請求項6のいずれかに記載の液晶表示制御装置において、前記駆動デューティ設定レジスタと、前記バイアスレジスタと、前記昇圧倍率設定レジスタと、前記表示行指定レジスタとは、前記液晶

表示制御装置の外部より書換可能である液晶表示制御装置。

【請求項8】 請求項1乃至請求項7のいずれかに記載の液晶表示制御装置において、前記表示タイミング発生回路が前記シフトレジスタに供給する信号の周期は調整可能である液晶表示制御装置。

【請求項9】 請求項8に記載の液晶表示制御装置において、前記周期は、前記駆動デューティに応じて調整される液晶表示制御装置。

【請求項10】 請求項1乃至請求項9のいずれかに記載の液晶表示制御装置は、TCPに搭載される液晶表示制御装置。

【請求項11】 複数行を表示可能な液晶パネルの表示制御を行い、前記液晶パネルの一部領域の表示を設定可能な液晶表示制御装置であって、前記液晶表示制御装置は、前記液晶パネルのコモン電極を駆動するコモン駆動手段と、前記液晶パネルのセグメント電極を駆動するセグメント駆動手段と、前記コモン駆動手段に信号を供給するレジスタと、前記コモン駆動手段と前記セグメント駆動手段とに供給する電圧を生成し、前記液晶制御装置の外部より供給される電圧を昇圧する昇圧回路を有する第1回路と、前記液晶パネルのデューティ比を設定する駆動デューティ設定手段と、前記液晶パネルのバイアス比を設定する駆動バイアス設定手段と、前記昇圧回路の昇圧倍率を設定する昇圧倍率設定手段と、前記複数行のうち任意の行のコモン電極に、前記第1回路が生成する電圧を時分割駆動で順次印加することを指定する表示行指定手段と、を有する液晶表示制御装置。

【請求項12】 請求項11に記載の液晶表示制御装置において、前記第1回路は、選択レベル電圧と非選択レベル電圧とを生成し、前記コモン電極のうち、前記選択レベル電圧が時分割で順次印加されないコモン電極には前記非選択レベルの電圧が印加される液晶表示制御装置。

【請求項13】 請求項12に記載の液晶表示制御装置において、前記第1回路は、前記選択レベル電圧と前記非選択レベル電圧とを生成するスイッチ手段と抵抗手段とを有する液晶表示制御装置。

【請求項14】 請求項11乃至請求項13のいずれかに記載の液晶表示制御装置は、前記液晶表示制御装置の外部に設置されるキャパシタと接続される端子を有する液晶表示制御装置。

【請求項15】 請求項11乃至請求項14のいずれかに記載の液晶表示制御装置は、前記コモン駆動手段に信号を供給するタイミング発生回路をさらに有し、前記タイミング発生回路は、前記コモン電極に供給する信号の周期を調整可能である液晶表示制御装置。

【請求項16】 請求項11乃至請求項15のいずれかに記載の液晶表示制御装置において、前記バイアス比と、前記昇圧倍率と、前記周期とは、前記駆動デューティに応じて設定される液晶表示制御装置。

【請求項17】 請求項11乃至請求項16のいずれかに記載の液晶表示制御装置において、前記駆動デューティ設定手段と、前記駆動バイアス設定手段と、前記昇圧倍率設定手段と、前記表示行指定手段とは、前記液晶表示制御装置の外部より書換可能である液晶表示制御装置。

【請求項18】 複数行を表示可能な液晶パネルの表示制御を行い、前記液晶パネルの一部領域の表示を設定可能な液晶表示制御装置であって、前記液晶表示制御装置は、前記液晶パネルの駆動デューティを設定する駆動デューティ設定手段と、前記液晶パネルの駆動バイアス比を設定する駆動バイアス設定手段と、前記複数行のうち、表示する任意行のコモン電極を時分割で駆動することを設定する表示行設定手段とを有する液晶表示制御装置。

【請求項19】 請求項18に記載の液晶表示制御装置は、前記駆動バイアス設定手段が出力する信号を供給され、前記液晶パネルのコモン電極に印加する電圧を生成する液晶駆動バイアス回路と、前記液晶表示制御装置の外部より供給される電圧を昇圧する昇圧回路と、前記昇圧回路の昇圧倍率を設定する昇圧倍率設定手段とをさらに有する液晶表示制御装置。

【請求項20】 請求項18または請求項19に記載の液晶表示制御装置において、前記液晶駆動バイアス回路は、前記コモン電極に印加する選択レベル電圧と非選択レベル電圧とを生成し、前記複数行のうち、表示されない任意行のコモン電極には前記非選択レベル電圧が印加される液晶表示制御装置。

【請求項21】 請求項20に記載の液晶表示制御装置において、前記液晶駆動バイアス回路は、前記選択レベル電圧と前記非選択レベル電圧を生成するスイッチ手段と抵抗手段とを有する液晶表示制御装置。

【請求項22】 請求項18乃至請求項21のいずれか

に記載の液晶表示制御装置は、
コモンドライバと、
前記コモンドライバに接続されるシフトレジスタと、
前記シフトレジスタに信号を供給するタイミング発生回路とを有し、
前記タイミング発生回路は、前記シフトレジスタに供給する信号の周期を調整可能である液晶表示制御装置。

【請求項 2 3】 請求項 1 8 乃至請求項 2 2 のいずれかに記載の液晶表示制御装置は、
前記液晶表示制御装置の外部に設けられるキャパシタと接続される端子を有する液晶表示制御装置。

【請求項 2 4】 請求項 1 9 乃至請求項 2 3 のいずれかに記載の液晶表示制御装置において、
前記駆動デューティ設定手段と、前記駆動バイアス設定手段と、前記表示行設定手段と、前記昇圧倍率設定手段とは、前記液晶表示制御装置の外部より書換可能である液晶表示制御装置。

【請求項 2 5】 複数行を表示可能な液晶パネルの複数のコモン電極と複数のセグメント電極の駆動を制御する液晶表示制御装置であって、
前記液晶表示制御装置は、
前記複数のコモン電極を駆動するコモン電極駆動手段と、
前記複数のセグメント電極を駆動するセグメント電極駆動手段と、
前記複数のコモン電極の駆動数を設定する第 1 設定手段と、
前記駆動数に応じて、前記複数のコモン電極に印加する駆動バイアス電圧を設定する第 2 設定手段と、
前記駆動数に応じて、前記複数行のうち、任意の行を表示するコモン電極に時分割駆動で順次電圧を印加することを設定する第 3 設定手段と、を有する液晶表示制御装置。

【請求項 2 6】 請求項 2 5 に記載の液晶表示制御装置は、
昇圧回路と、
前記駆動数に応じて、前記昇圧回路の昇圧倍率を設定す

る第 4 設定手段と、をさらに有する液晶表示制御装置。

【請求項 2 7】 請求項 2 5 または請求項 2 6 に記載の液晶表示制御装置は、
前記駆動バイアス電圧を生成する電圧生成回路をさらに有し、
前記電圧生成回路は、前記駆動バイアス電圧を生成するスイッチ手段と抵抗手段とを有し、
前記複数のコモン電極のうち、時分割で順次電圧が印加されないコモン電極は、駆動バイアス電圧のうち非選択レベルの電圧が印加される液晶表示制御装置。

【請求項 2 8】 請求項 2 5 乃至請求項 2 7 のいずれかに記載の液晶表示制御装置は、
前記複数のコモン電極に供給するクロック信号を生成するタイミング発生回路をさらに有し、
前記クロック信号は、前記駆動数に応じて周期を変更することが可能な液晶表示制御装置。

【請求項 2 9】 請求項 2 5 乃至請求項 2 8 のいずれかに記載の液晶表示制御装置は、前記液晶表示制御装置の外部に設置されるキャパシタと接続される端子を有する液晶表示制御装置。

【請求項 3 0】 請求項 2 6 乃至請求項 2 9 のいずれかに記載の液晶表示制御装置において、
前記第 1 乃至第 4 設定手段は、前記液晶表示制御装置の外部より書換可能である液晶表示制御装置。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0054

【補正方法】変更

【補正内容】

【0054】即ち、複数の表示行を制御する液晶表示制御装置において、システムの待機時などに全ての表示行に表示させる必要がない場合に、消費電流を低減することができる。また、これらの制御を全てマイクロプロセッサがソフトウェアで制御することができるため、システムの動作状態に応じ、必要最小限度の消費電流で液晶駆動を行うことができる。